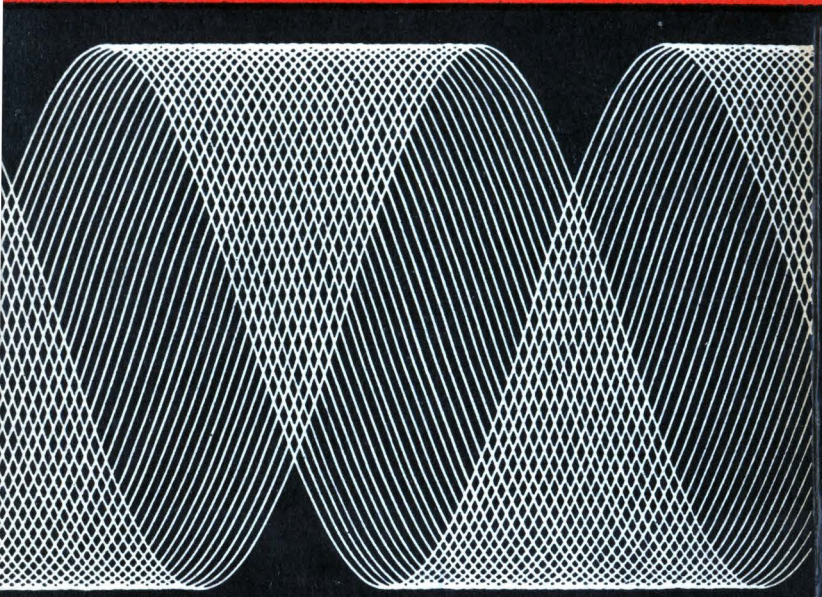
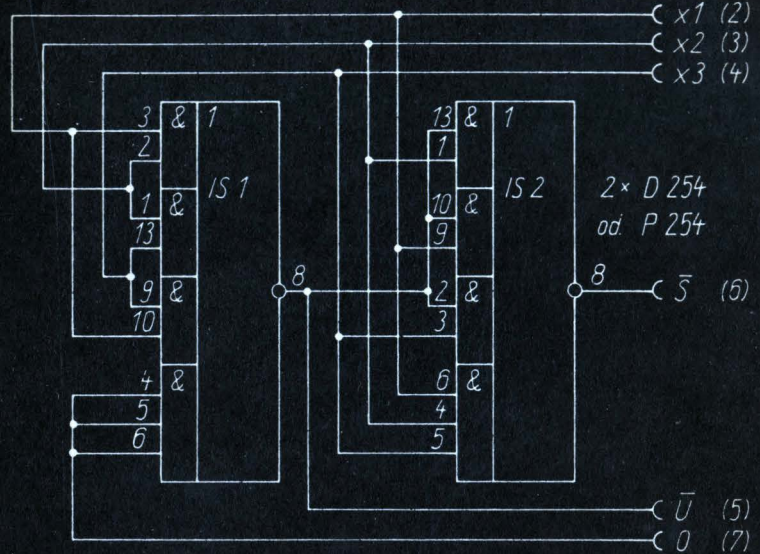
amateurreihe

electronica





Gert-Ulrich Vack

167

Ein System elektronischer Baugruppen Teil 2

LEER

electronica · Band 167

GERT-ULRICH VACK

Ein System elektronischer Baugruppen

Teil 2: Digitale Schaltungen

MILITÄRVERLAG
DER DEUTSCHEN DEMOKRATISCHEN
REPUBLIK

1. Auflage, 1978, 1.—20. Tausend
© Militärverlag der Deutschen Demokratischen Republik (VEB) — Berlin, 1978

Inhaltsverzeichnis

Vorwort 7

6. Verzeichnis der verwendeten Formelzeichen 8
7. Informationsverarbeitung mit digitalen Schaltungen 9
7.1. Zum Prinzip der digitalen Informationsverarbeitung 9
7.2. Baugruppen in diskreter Technik 19
7.2.1. Negator 19
7.2.2. UND-Schaltung (Konjunktion) 23
7.2.3. ODER-Schaltung (Disjunktion) 24
7.2.4. NOR (negiertes ODER) 25
7.2.5. NAND (negiertes UND) 28
7.2.6. Speicher (Flip-Flop) 29
7.2.7. Umkodierung dezimal-dual 32
7.2.8. Digital/Analog-Umsetzer 35
7.2.9. Schaltverstärker 45
7.2.9.1. Leistungsverstärker für geringe Schaltleistungen 46
7.2.9.2. Transistor-Gegentaktendstufe 47
7.2.9.3. Thyristorschalter 51
7.3. Baugruppen mit TTL-Schaltkreisen 53
7.3.1. Übersicht über TTL-Schaltkreise 53
7.3.2. Schaltungsvorschläge 56
7.3.2.1. Volladder 56
7.3.2.2. Torschaltung 59
7.3.2.3. 4-Bit-Schieberegister 61
7.3.2.4. 4-Bit-Binärzähler 64
7.3.2.5. 8-Bit-Binärzähler 66
7.3.2.6. Taktgenerator 67
7.3.2.7. Spannungsgesteuerter Oszillator (VCO) 70
7.3.2.8. Phasenkomparator 72
7.3.2.9. 7-Segment-Ziffernanzeige 76
8. Anhang 81

8.1. Hinweise zum praktischen Experimentieren 81
8.2. Praktisch-technologische Hinweise 83

Literatur 89

Inhaltsverzeichnis Teil I

Vorwort 6

1. Allgemeines über Struktur und Realisierung des Systems 8

2. Verzeichnis der verwendeten Formelzeichen 14

3. Erzeugung charakteristischer Spannungen und Ströme 17
3.1. Gleichgeneratoren 17
3.1.1. Konstantspannungsquellen 17
3.1.1.1. Z-Diode als Stabilisator 18
3.1.1.2. Transistor-Referenzelement 21
3.1.1.3. Transistorisierter Längsregler 26
3.1.2. Konstantstromquellen 30
3.1.2.1. Stromquelle mit Bipolartransistor 31
3.1.2.2. Stromquelle mit Feldeffekttransistor 34
3.1.2.3. Konstantstromzweipol mit Bipolartransistoren . 34
3.2. Wechselgeneratoren 37
3.2.1. Sinusgeneratoren (Oszillatoren) 37
3.2.1.1. Phasenschiebergenerator 39
3.2.1.2. HF-Oszillator 42
3.2.2. Freischwingende Rechteckgeneratoren 45
3.2.2.1. Standardschaltung eines quergekoppelten astabilen Multivibrators 46
3.2.2.2. Quergekoppelter astabiler Multivibrator mit exakter Rechteckform 48
3.2.2.3. Langsamer quergekoppelter astabiler Multivibrator mit MOSFET 50
3.2.2.4. Schneller emittergekoppelter astabiler Multivibrator 53
3.2.3. Fremdgesteuerte Rechteckgeneratoren 58
3.2.3.1. Standardschaltung eines quergekoppelten monostabilen Multivibrators 58

3.2.3.2. Langsamer quergekoppelter monostabiler Multivibrator mit MOSFET 61
3.2.3.3. Emittergekoppelte monostabile Schaltung 63
3.2.4. Dreieckgeneratoren 64
3.2.4.1. Triggerbarer Dreieckgenerator 65
3.2.4.2. Freischwingender Sägezahngenerator 67
3.3. Formerschaltungen 70
3.3.1. Differentiation und Integration 70
3.3.2. Amplitudendämpfung 72
3.3.3. Schwellwertschalter 76
3.3.3.1. Schmitt-Trigger 78
3.3.3.2. Stromtrigger 80
3.3.3.3. Komparator 82
4. Verstärkung von Gleich- und Wechselgrößen ... 84
4.1. Wechselspannungsverstärker für Niederfrequenz 84
4.1.1. 1stufiger Verstärker 84
4.1.2. Impedanzwandler 88
4.1.3. Eisenlose Endstufe 90
4.2. Operationsverstärker 96
4.2.1. Diskret realisierter Operationsverstärker 97
4.2.2. Operationsverstärkerbaustein mit integriertem Schaltkreis A 109 102
4.2.3. MOSFET-Differenzstufe 104
4.2.4. Anwendungsbeispiele von Operationsverstärkern 105
4.3. Schaltverstärker 109
5. Zusatzbausteine zur Stromversorgung 111
Literatur 115

Vorwort

In dieser Broschüre werden (anknüpfend an den Band 166 der Reihe „electronica") Schaltungen aus dem Bereich der digitalen Informationsverarbeitung in Form von Baugruppen beschrieben. Digitale Informationsverarbeitung — das ist heute Datenverarbeitung mit Groß-, Klein- und Mikrorechnern, angewendet in naturwissenschaftlichen und gesellschaftswissenschaftlichen Bereichen, aber auch in der Automatisierung industrieller oder anderer Prozesse.

Ein besonders wichtiges Anliegen der folgenden Abschnitte soll es sein, dem Amateur Anregungen zu geben, sich mit der Digitaltechnik zu befassen.

Während bei der analogen Schaltungstechnik oft ein konkreter Gebrauchswert für die Arbeit vorgegeben ist (z. B. ein Rundfunkempfänger, Verstärker), erfordert die Digitaltechnik etwas mehr Interesse und Geduld an der Sache selbst, um den Erfolg einer funktionierenden Schaltung wirklich auch als Arbeitsergebnis anerkennen zu können. Dabei sind einige Zusammenhänge in der digitalen Schaltungstechnik einfacher und darum auch verständlicher als in der analogen Elektronik.

Besondere Qualität wird beim Experimentieren mit integrierten Schaltkreisen erreicht. Hier ist eine technologische Einheit (ein Bauelement) funktionell ungleich komplexer als etwa ein einzelner Transistor. Man lernt bei der Arbeit mit integrierten Schaltkreisen "komplex zu denken" — eine geistige „Technologie", die gegenwärtig immer stärker in der Elektronik gefordert wird.

Der Anhang enthält einige Informationen über die Herstellung der elektronischen Baugruppen.

Dresden, März 1978 *Gert-Ulrich Vack*

6. Verzeichnis der verwendeten Formelzeichen

B	Großsignalstromverstärkung
f	Frequenz
I_{BX}	Basisstrom im Schalterbetrieb, Ein-Zustand
I_{CX}	Kollektorstrom im Schalterbetrieb, Ein-Zustand
k	Ausräumfaktor, Maß für die Abbaugeschwindigkeit der Übersteuerungsladung im Basisraum
m	Übersteuerungsfaktor, Maß für die Übersteuerung des Transistors (Höhe des überschüssigen Basisstromes)
R_C	Kollektorwiderstand
U_{aus}	Ausschaltspannung des TTL-Gatters
U_{BEX}	Basis-Emitter-Spannung im Schalterbetrieb, Aus-Zustand
U_{BEY}	Basis-Emitter-Spannung im Schalterbetrieb, Aus-Zustand
U_F	Dioden-Flußspannung (etwa 0,5 ... 0,7 V)
U_S	Versorgungsspannung von TTL-Schaltkreisen (5 V)
U_{OB}	Sperrspannung eines Negators (−15 V)
U_{OC}	Betriebsspannung diskreter Schaltungen (+15 V)
t_{HL}	Umschaltzeit von HIGH auf LOW am Ausgang
t_{LH}	Umschaltzeit von LOW auf HIGH am Ausgang
τ_B	Zeitkonstante der Basislaufzeit
τ_S	Zeitkonstante der Speicherzeit

7. Informationsverarbeitung mit digitalen Schaltungen

7.1. Zum Prinzip der digitalen Informationsverarbeitung

Die folgenden kurzen Ausführungen sollen verdeutlichen, wie die digitale Informationsverarbeitung als Teilproblem der Informationsverarbeitung überhaupt einzuordnen und zu verstehen ist.

Mathematische Grundlage des Zahlenrechnens ist das Dezimalsystem. Jede beliebige Zahl läßt sich als Summe von bewerteten Zehnerpotenzen darstellen.

Die Zahl 3620954 kann man in

$$3 \cdot 10^6 + 6 \cdot 10^5 + 2 \cdot 10^4 + 0 \cdot 10^3 + 9 \cdot 10^2 + 5 \cdot 10^1 + 4 \cdot 10^0$$

zerlegen.

Jeder Summand ist das Produkt aus Bewertungsfaktor (dieser liegt beim Dezimalsystem zwischen 0 und 9) und Zehnerpotenz. Auch andere Zahlen als 10 können die Grundlage eines Zahlensystems bilden. So läßt sich die 24 darstellen als

$2 \cdot 10^1 + 4 \cdot 10^0 = 20 + 4$ (dezimal) oder

$1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 0 \cdot 2^0 = 16 + 8 + 0 + 0 + 0$ (dual).

Als Grundregel gilt: Hat ein Zahlensystem die Basiszahl z, so umfassen die Bewertungsfaktoren den Bereich 0 bis $(z - 1)$. Außer dem Dual- und Dezimalsystem gibt es z. B. noch Ternär- (Basis 3) und Hexadezimalsystem (Basis 16). Beide Systeme werden übrigens auch in der Elektronik und in der Rechentechnik angewendet.

Das Dualsystem ist besonders zur Realisierung durch elektronische Bauelemente geeignet.

Aktive Bauelemente (Transistoren) haben wie Schalter 2 Grenzzustände, den gesperrten Zustand (das Bauelement ist stromlos) und den leitenden Zustand (es fließt maximal mög-

licher Strom im Bauelement). Zwischen diesen beiden Grenzfällen liegt der aktive Bereich, der in der analogen Schaltungstechnik ausgenutzt wird.

In beiden Zuständen liegt allerdings kein ideales Verhalten vor, der Strom ist nie völlig Null, er kann aber auch nicht ohne Spannungsabfall wie etwa bei einem Schalter sehr groß werden. Diese Nachteile lassen sich jedoch bei digitalen Schaltungen umgehen.

Jedes aktive Bauelement könnte in der Dualzerlegung einer Zahl also gerade eine Teilsumme, d. h. eine Binärstelle repräsentieren. Stromleitend entspricht dabei Bewertungsfaktor Eins, stromlos entsprechend Null (oder umgekehrt).

Eine Anordnung von 4 Transistoren im Schalterbetrieb kann 4 Binärstellen und damit den dezimalen Zahlenbereich 0...15 erfassen. Tabelle 7.1 enthält die 16 Tetraden, mit denen der genannte Zahlenbereich binär kodiert werden kann. Der Vorteil der digitalen Schaltungstechnik besteht darin, daß die Informationsverarbeitungssysteme nur aus Schaltern realisiert werden. Die Genauigkeit, mit der sich Zahlen darstellen lassen, hängt dabei von der Anzahl der aktiven Bauelemente ab. Mit

Tabelle 7.1 Binär kodierte Darstellung der Dezimalzahlen 0 bis 15

Dezimalwert	2^3	2^2	2^1	2^0	
0	0	0	0	0	$\bar{x}_3\bar{x}_2\bar{x}_1\bar{x}_0$
1	0	0	0	1	$\bar{x}_3\bar{x}_2\bar{x}_1x_0$
2	0	0	1	0	$\bar{x}_3\bar{x}_2x_1\bar{x}_0$
3	0	0	1	1	$\bar{x}_3\bar{x}_2x_1x_0$
4	0	1	0	0	$\bar{x}_3x_2\bar{x}_1\bar{x}_0$
5	0	1	0	1	$\bar{x}_3x_2\bar{x}_1x_0$
6	0	1	1	0	$\bar{x}_3x_2x_1\bar{x}_0$
7	0	1	1	1	$\bar{x}_3x_2x_1x_0$
8	1	0	0	0	$x_3\bar{x}_2\bar{x}_1\bar{x}_0$
9	1	0	0	1	$x_3\bar{x}_2\bar{x}_1x_0$
10	1	0	1	0	$x_3\bar{x}_2x_1\bar{x}_0$
11	1	0	1	1	$x_3\bar{x}_2x_1x_0$
12	1	1	0	0	$x_3x_2\bar{x}_1\bar{x}_0$
13	1	1	0	1	$x_3x_2\bar{x}_1x_0$
14	1	1	1	0	$x_3x_2x_1\bar{x}_0$
15	1	1	1	1	$x_3x_2x_1x_0$

7 Binärstellen kann man einen Zahlenbereich 0 bis 127 (Schrittweite 1) oder auch 0 bis 63,5 (Schrittweite 0,5) usw. darstellen. Die Genauigkeit beträgt hierbei also gerade $1/128 \approx 1\%$. Mit n Schaltelementen lassen sich 2^n ganze Zahlen zwischen 0 und $2^n - 1$, d. h. 2^n Zustände, darstellen.

Aus einem Standardsortiment von Verknüpfungsbausteinen kann man beliebig umfangreiche Systeme zusammenstellen. Die digitale Schaltungstechnik ist auch in technologischer Hinsicht effektiv, denn mit der Vereinheitlichung der Bauelemente kann kostengünstiger produziert werden. Digitale Schaltungen sind nicht so toleranzempfindlich wie analoge. Sie erreichen hohe Arbeitsfrequenzen bei relativ geringem Leistungsverbrauch.

Im Dezimalsystem sind viele mathematische Operationen definiert, so z. B. Multiplikation, Addition, Vergleich usw. Diese Operationen müssen im Binärbereich entsprechend nachgebildet werden. Außerdem kann man auch im Dualsystem Zahlen bestimmten Variablen zuordnen und dann mit Variablen rechnen. Es gelten jedoch andere Rechengesetze als in der dezimalen Arithmetik.

Tabelle 7.2 zeigt einige wichtige Zusammenhänge im Dezimalsystem. Für das Binärsystem gibt es analoge Beziehungen, die sich aus den Gesetzen der Mengenlehre ableiten lassen. In Tabelle 7.3 sind Disjunktion und Konjunktion als die beiden Grundoperationen des Binärsystems dargestellt. Die Negation ist eine zusätzliche Komplementbeziehung. Da nur 2 verschie-

Tabelle 7.2 Grundrechenarten und Rechengesetze im Dezimalsystem

Addition	Multiplikation
neutrales Element $e_A = 0$	$e_M = 1$
denn: $x + e_A = x$	denn: $x \cdot e_M = x$
	$x \cdot e_A = e_A$
Rechengesetze:	
Assoziativgesetz $(x_1 + x_2) + x_3 = x_1 + (x_2 + x_3)$	$(x_1 \cdot x_2) \cdot x_3 = x_1 \cdot (x_2 \cdot x_3)$
Kommutativgesetz $x_1 + x_2 = x_2 + x_1$	$x_1 \cdot x_2 = x_2 \cdot x_1$
Distributivgesetz $x_1 \cdot (x_2 + x_3) = (x_1 \cdot x_2) + (x_1 \cdot x_3)$	

Tabelle 7.3 Grundverknüpfungen und Rechengesetze im Dualsystem

Disjunktion	Konjunktion
neutrale Elemente $e_D = 0$	$e_K = 1$
denn: $x \vee 0 = x$	denn: $x \wedge 1 = x$
	$x \wedge e_D = e_D$
	$x \wedge 0 = 0$
Rechengesetze:	
Assoziativgesetz $(x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3)$	$(x_1 \wedge x_2) \wedge x_3 = x_1 \wedge (x_2 \wedge x_3)$
Kommutativgesetz $x_1 \vee x_2 = x_2 \vee x_1$	$x_1 \wedge x_2 = x_2 \wedge x_1$
Distributivgesetz $x_1 \wedge (x_2 \vee x_3) = (x_1 \wedge x_2) \vee (x_1 \wedge x_3)$;	
Adjunktivitätsgesetz $x_1 \vee (x_2 \wedge x_3) = (x_1 \vee x_2) \wedge (x_1 \vee x_3)$	
	$x_1 \vee x_1 x_2 = x_1$
Komplementbildung $x \vee \bar{x} = 1$; $\bar{0} = 1$; $\bar{1} = 0$; $x \wedge \bar{x} = 0$	
$\overline{(\bar{x})} = x$	$\overline{(x_1 \vee x_2)} = \bar{x}_1 \wedge \bar{x}_2$;
	$\overline{(x_1 \wedge x_2)} = \bar{x}_1 \vee \bar{x}_2$
	$x_1 \wedge (x_2 \vee \bar{x}_2) = x_1 \wedge 1 = x_1$; $x_1 \vee x_2 \bar{x}_2 = x_1$

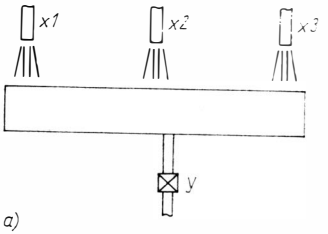
dene Wertigkeiten definiert sind (0 und 1), ist es sinnvoll, mit dieser Operation ein Element gerade in sein Gegenteil zu überführen. Eine Variable x, die dem Wert 0 entspricht, belegt also negiert gerade 1.

Die Disjunktion ist eine Verknüpfung von mindestens 2 Variablen (Operanden). Das Ergebnis ist immer dann 1, wenn mindestens einer der Operanden mit 1 belegt ist. Nur wenn alle Operanden 0 sind, erhält man 0.

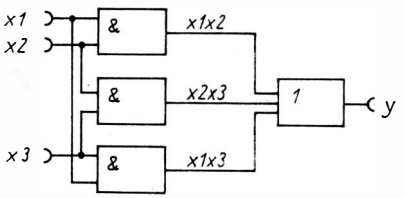
Bei der Konjunktion ist das Verknüpfungsergebnis nur dann 1, wenn alle Operanden 1 sind. Wenn mindestens einer der Operanden mit 0 belegt ist, wird das Ergebnis 0.

Grundsätzlich lassen sich alle Aufgabenstellungen im Binärsystem mit diesen 3 Operationen lösen. Allerdings gibt es noch weitere Verknüpfungsmöglichkeiten, die man aber alle wieder auf die beschriebenen Elementaroperationen zurückführen kann.

An einem kleinen Beispiel sei gezeigt, wie eine Aufgabe im Dualsystem gelöst wird.



a)



b)

Bild 7.1 Steuerung eines Abflusses in Abhängigkeit vom Zufluß.
a — Problemstellung; b — Steuerlogik

3 Pumpen (Bild 7.1a) speisen ein Wasserbecken. Immer dann, wenn mindestens 2 Pumpen in Betrieb sind, soll der Abfluß (y) geöffnet werden.

Gesucht ist eine Steuerung für diese Aufgabenstellung. Den 3 unabhängigen Eingangsgrößen (den Pumpen) ordnet man die Variablen x_1, x_2, x_3 zu, der unabhängigen Größe entsprechend y.

Bei anderen Aufgabenstellungen sind auch mehrere oder weniger abhängige und unabhängige Größen denkbar.

Die Schaltbelegungstabelle (Tabelle 7.4) verdeutlicht den Zusammenhang zwischen diesen Größen. Immer dann, wenn 2 oder 3 Pumpen eingeschaltet (1) sind, muß man den Abfluß betätigen. Das ist genau 4mal der Fall.

Dieser Zusammenhang läßt sich als Gleichung formulieren:

$$y = \bar{x}_1 x_2 x_3 \vee x_1 \bar{x}_2 x_3 \vee x_1 x_2 \bar{x}_3 \vee x_1 x_2 x_3 .$$

Der letzte Summand in dieser Gleichung ist eigentlich überflüssig. Das ist bereits ersichtlich, läßt sich aber auch mit

Tabelle 7.4 Schaltbelegungstabelle zu Bild 7.1

x_1	x_2	x_3	y	Anteil-Terme
0	0	0	0	
0	0	1	0	
0	1	0	0	
0	1	1	1	$y_1 = \bar{x}_1 x_2 x_3$
1	0	0	0	
1	0	1	1	$y_2 = x_1 \bar{x}_2 x_3$
1	1	0	1	$y_3 = x_1 x_2 \bar{x}_3$
1	1	1	1	$y_4 = x_1 x_2 x_3$
				$y = y_1 \vee y_2 \vee y_3$

entsprechenden Rechenregeln des Binärsystems ableiten. Vereinfacht lautet die Gleichung:
$y = x_1x_2 \vee x_1x_3 \vee x_2x_3$, eine Realisierung mit Verknüpfungsbausteinen ist in Bild 7.1 b dargestellt.
Für das Binärsystem gibt es eine besondere Arithmetik: die Schaltalgebra. Kompliziertere Aufgabenstellungen kann man mit besonderen Hilfsmitteln lösen. All diese theoretischen Probleme sind in der Literatur ausführlich dargestellt ([1], [2], [3], [4]).
Mit diesem Verfahren können neben Steuerungsproblemen auch andere Aufgaben gelöst werden.
Nach Tabelle 7.2 und Tabelle 7.3 unterscheiden sich z. B. dezimale Addition und binäre Disjunktion. Man muß also eine Gleichung zur Addition von Binärzahlen aufstellen.
Tabelle 7.5 stellt die entsprechende Schaltbelegungstabelle dar. x_1 und x_2 sind die Summanden, y_1 die Summe, y_2 der Übertrag (bei der Addition von 2 2stelligen Dualzahlen kann höchstens eine 2stellige Dualzahl als Ergebnis auftreten).

Tabelle 7.5 Schaltbelegungstabelle zur Realisierung der Addition

x_1	x_2	y_1	y_2
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1
Eingangsgrößen		Ausgangsgrößen	

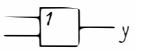
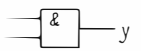
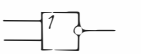
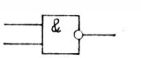
Funktion	Schreibweise	Wertetafel	Schaltsymbol
Negation [NICHT]	$y = \bar{x}$	$1-\bar{0}$	
Disjunktion („vel") [ODER]	$y = x1 \vee x2$	x1 x2 | y 0 0 | 0 0 1 | 1 1 0 | 1 1 1 | 1	
Konjunktion („et") [UND]	$y = x1 \wedge x2$ oder $y = x1x2$	x1 x2 | y 0 0 | 0 0 1 | 0 1 0 | 0 1 1 | 1	
Peirce-Funktion [NOR]	$y = \overline{x1 \vee x2}$	x1 x2 | y 0 0 | 1 0 1 | 0 1 0 | 0 1 1 | 0	
Sheffer-Funktion [NAND]	$y = \overline{x1 \wedge x2}$	x1 x2 | y 0 0 | 1 0 1 | 1 1 0 | 1 1 1 | 0	

Bild 7.2 Die 3 binären Grundverknüpfungen

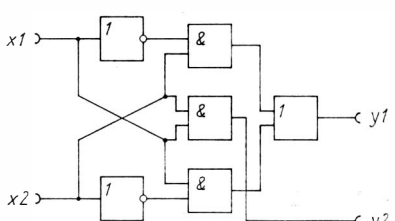


Bild 7.3 Halbadder

Die zugehörigen Funktionen lauten

$y_1 = \bar{x}_1 x_2 \vee x_1 \bar{x}_2$ und $y_2 = x_1 x_2$.

Mit den Symbolen der Schaltalgebra (Bild 7.2) wird die Aufgabe schaltungstechnisch wie in Bild 7.3 realisiert. Ein Adder muß aber eigentlich bei der Summation auch noch jeweils den Übertrag aus der vorigen Stelle mit berücksichtigen. Die Schaltung nach Bild 7.3 ist nur ein Halbadder. Ein Volladder verarbeitet 3 Eingangsvariablen zu 2 Ausgangsergebnissen. Er ist für eine spezielle Zweierpotenz vorgesehen, die ihm zugewiesen wird (entsprechend einer Spalte im Beispiel Bild 7.4). Zur Addition von 2 4stelligen Binärzahlen (Tetraden) müssen also 4 Volladder vorgesehen werden (Bild 7.5 — Eingangsvariablen x und y, Ergebnis s).

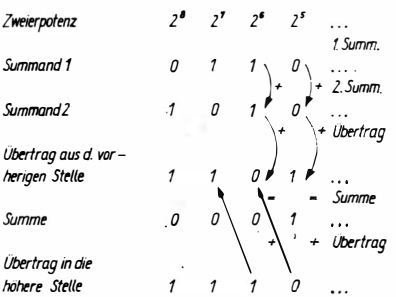
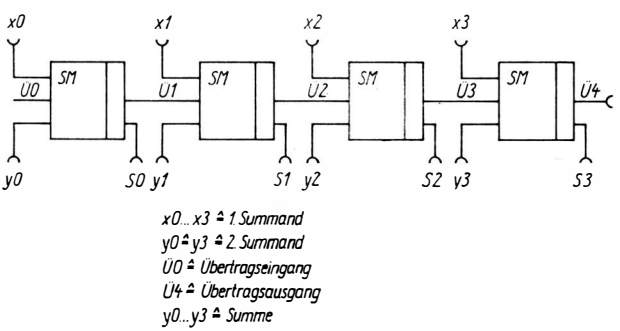


Bild 7.4
Algorithmus zur vollständigen Addition im Dualsystem.



x0...x3 ≙ 1. Summand
y0≙y3 ≙ 2. Summand
Ü0 ≙ Übertragseingang
Ü4 ≙ Übertragsausgang
y0...y3 ≙ Summe

Bild 7.5 Volladder für 4-Bit-Worte

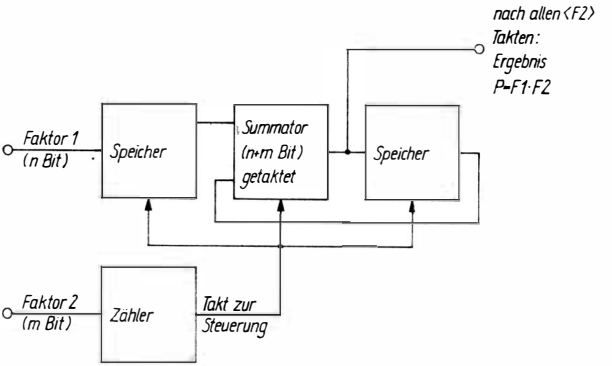


Bild 7.6 Multiplikation durch wiederholte Addition

Auf gleiche Weise lassen sich Schaltungen für andere dezimale Operationen angeben. Die Multiplikation kann z. B. als echte Multiplikation oder als wiederholte Addition eines Faktors realisiert werden. Bild 7.6 zeigt für die letzte Variante einen Übersichtsschaltplan.

Abschließend zeigt Bild 7.7 ein mögliches Prinzip einer digitalen Informationsverarbeitung.

Eine Nachrichtenquelle liefert die Primärinformation. Das kann z. B. eine elektrische Spannung sein, die von einem Temperaturmeßfühler erzeugt wurde.

Ein Analog/Digital-Umsetzer wandelt die Spannung in ein

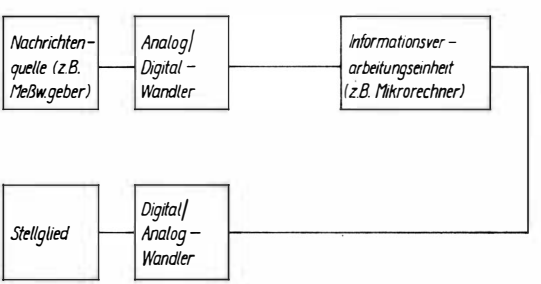


Bild 7.7 Prinzip einer digitalen Informationsverarbeitung

Binärwort vorgegebener Stellenzahl um. Dabei hängt das Auflösungsvermögen von der Wortlänge (d. h. der Anzahl der Binärstellen) ab.
Die Binärinformation wird über ein Leitungsbündel übertragen und in einer Informationsverarbeitungseinheit (z. B. ein Mikrorechner, der mehrere Regelkreise steuert) ausgewertet. Das am Ausgang der Informationsverarbeitungseinheit anstehende Binärwort wird über Leitungsbündel wieder zurück zum Prozeß übertragen, mit einem Digital/Analog-Wandler in ein analoges Spannungssignal umgeformt und dann beispielsweise einem Stellglied zugeführt [7].

Selbstverständlich gibt es auch andere Beispiele für die Informationsverarbeitung. Dazu wären z. B. Wägeautomaten oder Registrierkassen ebenso zu zählen wie Rechenzentren, die Informationen nicht on line (d. h. prozeßnah) erhalten und verarbeiten, sondern durch Vermittlung über einen vom Menschen oder von Meßwerterfassungsgeräten angefertigten Datenträger. Gegenwärtig geht der Trend dahin, daß man in vielen Bereichen der Informationsverarbeitung digitale Systeme verwendet.

Beispiele sind moderne Höchstleistungsrundfunkempfänger, in denen z. B. digital gesteuerte Oszillatoren verwendet werden, Fernsehgeräte mit Spielfunktionen, digitale Regler industrieller Prozesse oder Bildschirmgeräte in Konstruktionsbüros. Mehrere technische Eigenschaften solcher Geräte können durch digitale Schaltungen oder Systeme entscheidend verbessert werden; das betrifft insbesondere Geschwindigkeit der Informationsverarbeitung, Komplexität der Systemfunktion, Erhöhung der Zuverlässigkeit, Senkung des Fertigungsaufwandes, Steigerung der Bedienfreundlichkeit. Dem Amateur, der sich durch diese theoretisch trockenen Ausführungen durchgearbeitet hat, wird im Zusammenhang mit den folgenden Ausführungen das Verständnis der digitalen Baugruppen sicherlich leichter fallen. Vielleicht konnte sogar Interesse für diesen Stoffkomplex geweckt werden. Er wird in seiner Praxis viele Anwendungsfälle finden können. Logikschaltungen lassen sich z. B. in Fernsteuermodellen einsetzen. Mit Zählern werden Zeit- oder Frequenzmesser realisiert. Verknüpfungs- und Spei-

cherschaltungen ermöglichen den Aufbau von Steuerungen (z. B. Programmsteuerungen, als Anwendungsfall sei hier eine teilautomatisierte Modellbahnanlage genannt) oder sogar von kleinen Rechnermodellen.

7.2. Baugruppen in diskreter Technik

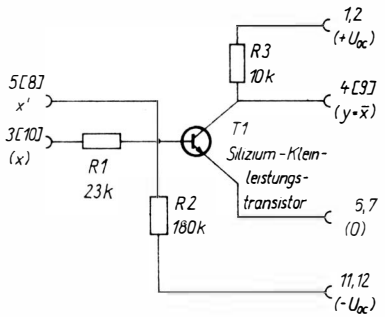
Im vorangegangenen Abschnitt wurde gezeigt, daß sich im Binärsystem mit 3 Grundoperationen (Disjunktion, Konjunktion und Negation) alle Schaltsysteme beschreiben lassen. In diesem Abschnitt sind klassische Realisierungsmöglichkeiten für die genannten Operationen vorgestellt. Als zusätzliche Bausteine werden noch Schaltungen zum Realisieren der Funktionen NOR (negiertes ODER) und NAND (negiertes UND) angegeben, da diese speziell in der Technik der integrierten Schaltkreise eine sehr große Bedeutung haben.
Mit dem Einsatz von logischen Verknüpfungsschaltungen ist es z. B. möglich, über ein Bündel von n Leitungen 2^n verschiedene Steuerinformationen zu übertragen, wenn diese binär kodiert werden. Dieser Einsatz dürfte für die Fernsteuertechnik interessant sein, mit der man auf diese Weise HF-Übertragungskanäle einsparen kann.

7.2.1. Negator

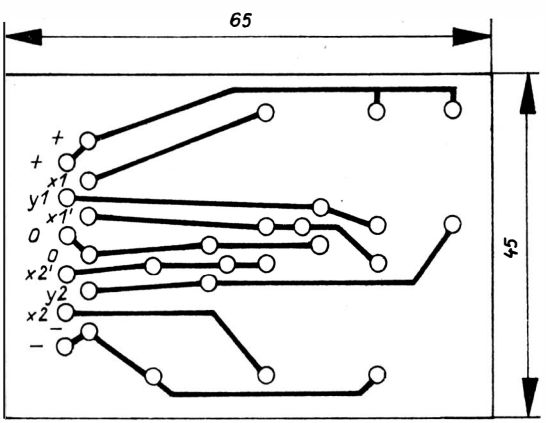
Der einfachste Baustein ist der Negator. Er führt keine echte Verknüpfungsoperation aus, sondern bildet lediglich das Komplement einer Größe.
Aus der analogen Schaltungstechnik ist bekannt, daß eine Emitter-Verstärkerstufe zwischen Ein- und Ausgang eine Phasendrehung von 180° aufweist, das Signal wird umgekehrt. Eine solche Stufe ist also dazu geeignet, eine Negation zu realisieren.
Am Beispiel des Negators werden im folgenden einige Grundlagen der digitalen Schaltungstechnik dargestellt.
Bild 7.8a zeigt den Stromlaufplan eines Negators, Bild 7.9 die Ausgangskennlinien eines Bipolartransistors.

Zum Vergleich ist in Bild 7.10 ein nichtgegengekoppelter Wechselspannungsverstärker dargestellt. Es bestehen folgende grundlegenden Unterschiede zwischen beiden Schaltungen:

— Der Schalttransistor des Negators arbeitet nur in 2 charakteristischen Arbeitspunkten (stromlos und leitend). Einmal fällt die gesamte Betriebsspannung an der Kollektor-Emitter-Strecke ab (A2), zum anderen aber über dem Last-



a)



b)

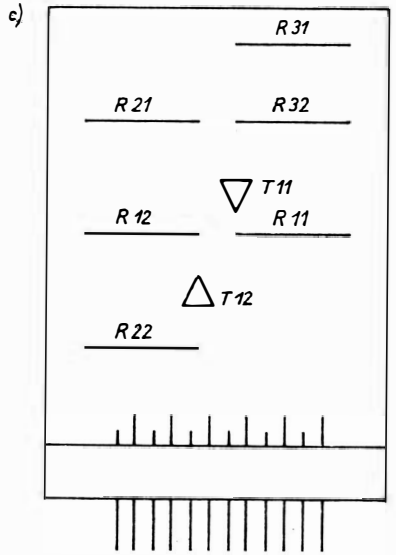


Bild 7.8
Negator. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan

widerstand $R3$ (A1). Das Kennlinienfeld wird während des Umschaltens sehr schnell durchfahren (entlang der Wider-

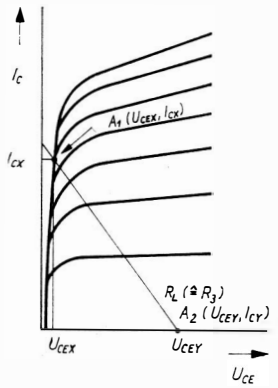


Bild 7.9
Ausgangskennlinienfeld eines Transistors

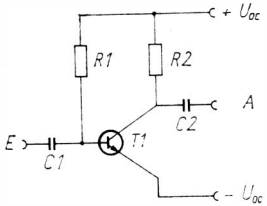


Bild 7.10
Verstärkerstufe in Emitterschaltung

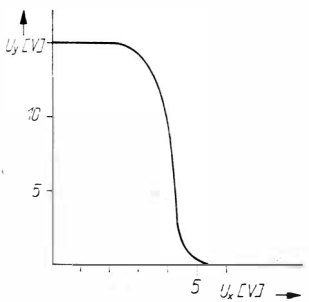


Bild 7.11
Übertragungsfunktion der Schaltung nach Bild 7.8a

standsgeraden). In beiden Arbeitspunkten wird im Transistor nur eine geringe Verlustleistung umgesetzt.

— Eine Arbeitspunkteinstellung entfällt beim Negator. Damit im ausgeschalteten Zustand ein vollständiges Sperren gesichert ist, kann eine Hilfsspannung vorgesehen werden (Kontakte 11, 12 in Bild 7.8a).

— Im eingeschalteten Zustand ist der Basisstrom weitaus größer als zum Aufrechterhalten des Kollektorstroms erforderlich. Der Transistor ist übersteuert oder gesättigt. Mit der Übersteuerung können Toleranzen (z. B. des Stromverstärkungsfaktors) ausgeglichen werden. Allerdings verlangsamt die Übersteuerung das Umschalten vom leitenden in den gesperrten Zustand.

Eine ausführliche Analyse dieser Schaltung und auch aller anderen folgenden Schaltungen enthält [1]. Die wichtigsten Dimensionierungsgleichungen sind:

$$I_{BX} = \frac{I_{CX}}{B} \cdot m \tag{7.1}$$

$$R3 \approx \frac{U_{OC}}{I_{CX}} \tag{7.2}$$

$$R1 \approx \frac{U_{OC}^2}{I_{BX}(U_{OC} - U_{BEY})} - R3 \tag{7.3}$$

$$R2 \approx \frac{U_{BEY} - U_{OC}}{U_{CEY} - U_{BEY}} R1 \tag{7.4}$$

$$t_{HL} \approx \tau_B \cdot \ln \frac{m}{m-1} \quad \text{mit } \tau_B \approx 100\,\text{nS} \tag{7.5}$$

$$t_{LH} \approx \tau_S \ln \left(1 + \frac{m-1}{k+1}\right) + \tau_B \ln \frac{1+K}{K}$$

mit $\tau_S \approx 80$ ns,

$$K = -\frac{I_{BY}}{I_{BX}} \cdot \frac{m}{m-1} \tag{7.6}$$

Dabei wurden folgende Größen verwendet:

m: Übersteuerungsfaktor (> 1)
U_S: Sperrspannung
Index X: Größe bezieht sich auf den eingeschalteten Zustand
Index Y: Größe bezieht sich auf den ausgeschalteten Zustand
t_{HL}: Gesamteinschaltzeit
t_{LH}: Gesamtausschaltzeit
Bild 7.11 zeigt die Übertragungsfunktion des Negators nach Bild 7.8a.

7.2.2. UND-Schaltung (Konjunktion)

Eine logische Verknüpfung von mehreren Eingangsgrößen ist mit Diodengattern möglich.
In der Schaltung nach Bild 7.12 wird am Ausgang eine positive Spannung wirksam, wenn alle Eingänge offen sind. Die Diode D2 ist dabei leitend. Ein nachgeschalteter Negator würde also hohes Potential (HIGH = H) lesen.
Wenn man einen der Eingänge erdet, so wird die zugehörige

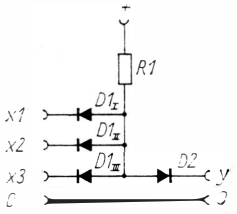


Bild 7.12
UND-Schaltung

Diode leitend, und der von R1 eingespeiste Strom fließt über sie nach Masse. Am Knotenpunkt aller Diodenanoden steht dann gegen Masse nur eine geringe Spannung von etwa U_F ($\approx$ 0,7 V). Die Diode D2 bewirkt für den Ausgang eine Potentialabsenkung um U_F, da über den Widerstand einer nachgeschalteten Negatorstufe (*R2*) an der Katode negatives Potential liegt. Am Ausgang liegt also niedriges Potential (LOW = L), falls einer oder mehrere der Eingänge L-Potential führen. Umgekehrt liegt nur dann am Ausgang H, wenn alle Eingänge offen bzw. stark positiv sind.
UND-Schaltungen lassen sich sehr günstig mit Silizium-Mehrfachdioden der Typen *SAM G2* bis *SAM G5* realisieren. Es ist dann nur noch der zusätzliche Widerstand R1 erforderlich (D2 kann u. U. entfallen).

7.2.3. ODER-Schaltung (Disjunktion)

Auf ähnliche Weise wie die Konjunktion wird die Disjunktion realisiert (Bild 7.13). Die Eingangsgrößen verknüpft man über ein Diodengatter. Solange alle Dioden auf Masse liegen

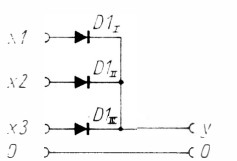


Bild 7.13
ODER-Schaltung

(LOW), sind sie gesperrt bzw. so leitend, daß am Ausgang eine negative Spannung auftritt.
Wird einer der Eingänge (oder mehrere) H, so zieht die dazugehörende Diode den Ausgang mit hoch. Am Ausgang steht dann eine Spannung, die um etwa U_F niedriger ist als die Eingangsspannung.
Der Ausgang liefert also immer dann H, wenn mindestens einer der Eingänge H ist (entspricht der logischen 1). Für ODER-Schaltungen eignen sich Silizium-Mehrfachdioden der Typen *SAM 42* bis *SAM 45*.
UND- und ODER-Schaltungen können nicht beliebig in Kette geschaltet werden. Ohne Trennstufen ist nur die Reihenfolge UND-ODER zulässig. Es lassen sich mehrere (wegen der Spannungsabfälle an den Dioden aber nicht beliebig viele) ODER-Glieder hintereinanderschalten. Eine Verkettung von UND-Bausteinen ist nicht möglich.

7.2.4. NOR (negiertes ODER)

Ein einfaches ODER-Glied bringt zwischen Eingang und Ausgang stets einen Potentialverlust von etwa 0,7 V mit sich. Es ist zweckmäßig, unmittelbar am Ausgang eine Negatorstufe

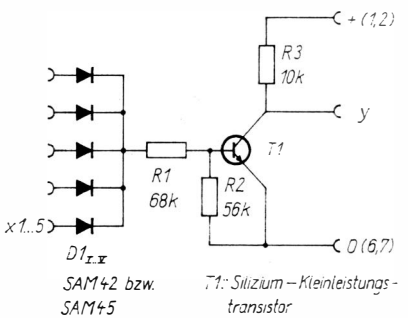


Bild 7.14 NOR-Schaltung

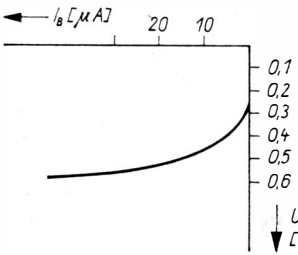
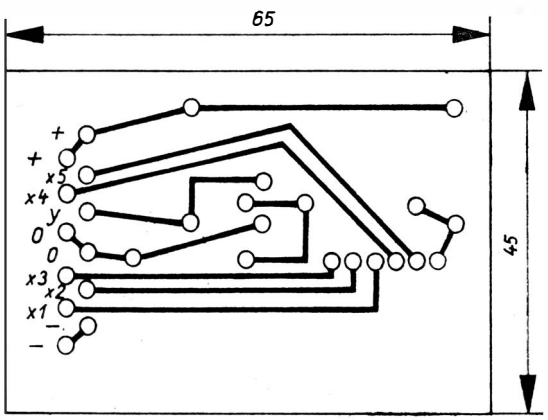


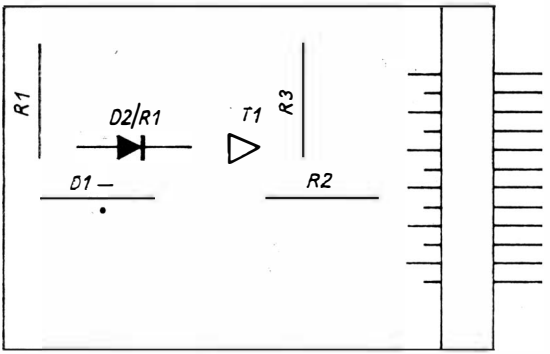
Bild 7.15
Eingangskennlinie eines Transistors

zur Pegelregenerierung vorzusehen. Allerdings ist dann die logische Funktion gleich der Verknüpfung von ODER und Negation. Bild 7.14 zeigt einen entsprechenden Schaltungsvorschlag. Im Vergleich zu Bild 7.8a entfällt die Sperrspannung. Das ist möglich, weil Siliziumtransistoren erst bei Basis-Emitter-Spannung ab etwa U_F zu leiten beginnen (Bild 7.15).

In Bild 7.16 ist je ein Leiterplattenvorschlag für NOR-Bau-

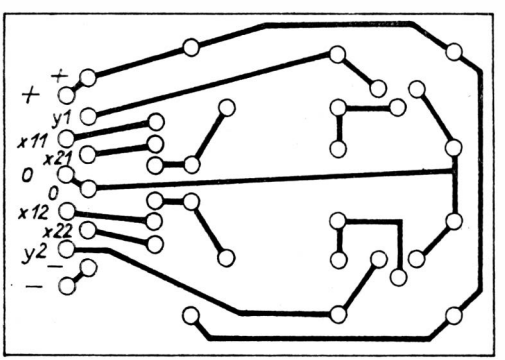


a)

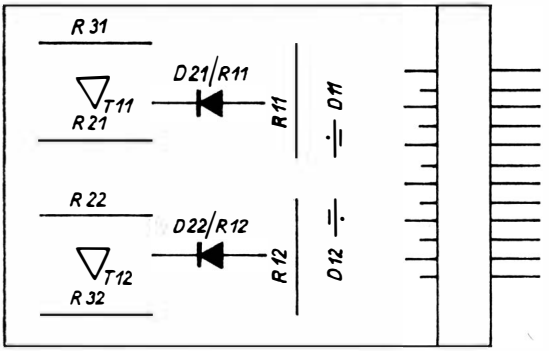


b)

steine mit 5 oder 2 Eingängen angegeben. Im Bestückungsplan ist dann *R*1 (nicht D2) zu lesen! Dieser Leiterplattenentwurf kann auch zur Realisierung der nachfolgend beschriebenen NAND-Bausteine verwendet werden.



c)



c)

Bild 7.16 a — Leiterzeichnung für NOR- und NAND-Bausteine mit 5 Eingängen; b — Bestückungsplan für NOR- und NAND-Bausteine mit 5 Eingängen; c — Leiterzeichnung für NOR- und NAND-Bausteine mit 2 Eingängen; d — Bestückungsplan für NOR- und NAND-Bausteine mit 2 Eingängen

7.2.5. NAND (negiertes UND)

Auch ein UND-Glied läßt sich mit einem Negator erweitern. Bild 7.17 (Leiterplatte siehe Bild 7.16, Ausführungen in Abschnitt 7.2.4.) zeigt einen entsprechenden Vorschlag.
Die Verbindung zweier logischer Funktionen bietet den Vorteil, daß nun eine direkte Hintereinanderschaltung mehrerer NAND- und/oder NOR-Bausteine möglich ist.
Beim Entwurf von Netzwerken mit diesen 2 Bausteinen muß das Ergebnis der Funktionsableitung (entsprechend dem Weg aus Abschnitt 7.1.) noch so verändert werden, daß man Ausdrücke erhält, die sich mit NAND- oder NOR-Gliedern realisieren lassen. Dazu sind in der Regel die Gesetze der Komplementbildung (Tabelle 7.3) anzuwenden.

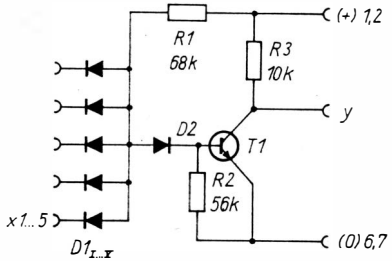


Bild 7.17
NAND-Schaltung

7.2.6. Speicher (Flip-Flop)

Mit Speicherbauelementen erweitern sich die Möglichkeiten der Informationsverarbeitung von Binärsignalen.
In der elektronischen Datenverarbeitung setzt man verschiedene Speicherarten ein. Für große Informationsmengen werden z. B. Magnetband-, Magnetplatten oder Ferritkernspeicher verwendet, in Zentraleinheiten findet man Ferritkern- und Halbleiterspeicher.
Halbleiterspeicher bestehen aus Flip-Flop. Das sind bistabile Multivibratoren, die aus der Zusammenschaltung von wenigstens 2 Negatoren entstehen (Bild 7.18). Da die Phasenverschiebung zwischen Ein- und Ausgang zweier verketteter Emitterstufen gerade 0 ist, unterstützt eine galvanische Rückkopplung jedes Eingangssignal. Die Schaltung wird immer in einen stabilen Zustand versetzt. Im Gegensatz zum astabilen oder monostabilen Multivibrator (vergleiche Abschnitt 3.2. in Teil 1) sind hierbei beide Zustände stabil.

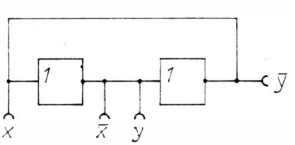


Bild 7.18
Realisierung eines Flip-Flop mit 2 Negatoren

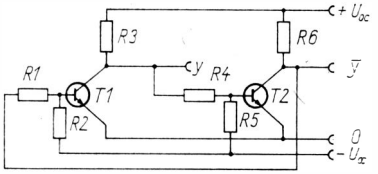
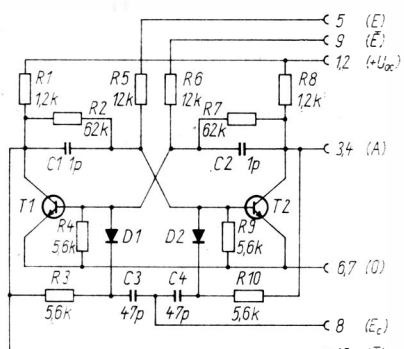


Bild 7.19
Einfachste Variante eines Flip-Flop

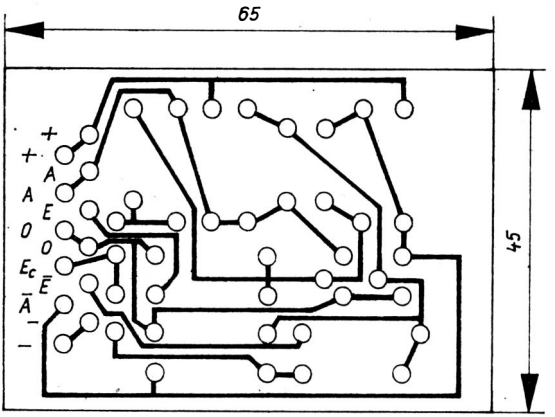
Bild 7.19 zeigt die einfachste Realisierungsmöglichkeit eines Flip-Flop. T1 sei leitend, T2 gesperrt. Dann liegt an $\bar{y}$ H-Potential. Über $R1$ wird in die Basis von T1 Basisstrom eingespeist, dieser bleibt leitend. Erst ein kurzer Impuls an der Basis von T2, der diesen leitend macht, läßt die Schaltung umkippen — die Spannung an $\bar{y}$ bricht zusammen, der Basisstrom für T1 entfällt, über $R4$ wird nun Basisstrom in T2 eingespeist. Die Schaltung hat den anderen stabilen Zustand erreicht. Da ein Flip-Flop 2 verschiedene Zustände einnehmen kann, ist mit ihm die Speicherung einer Ja/Nein-Entscheidung, d. h. gerade von einem Bit, möglich (eine Binärstelle). Bild 7.20a zeigt eine verbesserte Schaltung, die über verschiedene Steuereingänge verfügt.
Die Kondensatoren $C1$ und $C2$ bewirken ein schnelles Um-



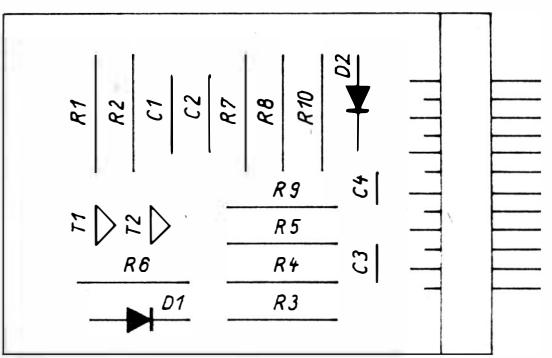
T1, T2 – Silizium-Kleinleistungstransistor (B>100)
D1, D2 – Silizium-Miniplast

a)

Bild 7.20
Universelles Flip-Flop.
a — Stromlaufplan;
b — Leiterzeichnung;
c — Bestückungsplan



b)



c)

schalten vom einen in den anderen Zustand. Eine negative Sperrspannung kann wegen der Siliziumtransistoren entfallen. Am Eingang E_c ist eine galvanisch getrennte, d. h. dynamische Triggerung möglich. Dabei wird die Zustandsänderung von

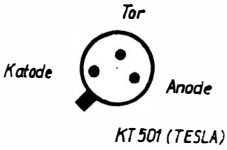


Bild 7.21
2-Bit-Schieberegister als Baugruppe und als integrierter Schaltkreis (*D 274*)

negativen Impulsflanken durch kurzzeitiges Sperren des leitenden Transistors ausgelöst.

Ein statisches Setzen ist an den Eingängen E und $\overline{E}$ möglich. Dabei muß am Eingang des nichtleitenden Transistors ein positiver Impuls wirken.

2 Flip-Flop sind in einem integrierten Schaltkreis enthalten. Die diskrete Variante enthält 16 Widerstände, 8 Kondensatoren, 4 Transistoren und 4 Dioden. Der Schaltkreis umfaßt etwa 120 Bauelemente, die einen zusätzlichen Ansteuerkomfort ermöglichen (z. B. Takteingang).

Die Preisentwicklung für integrierte Schaltkreise ist so günstig, daß logische Schaltungen gegenwärtig bevorzugt mit IS realisiert werden. Für Amateure ist es bereits seit einiger Zeit günstiger, digitale Schaltungen mit Schaltkreisen aufzubauen.

7.2.7. Umkodierung dezimal-dual

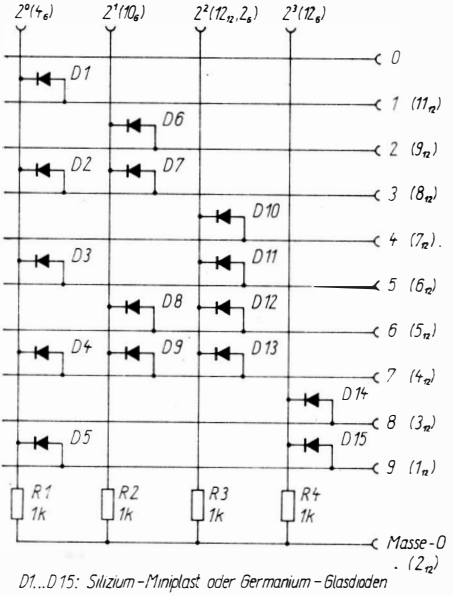
Für Rechenwerke müssen Dezimalzahlen binär kodiert bereitgestellt werden. Eine spezielle Umkodiermatrix (Anordnung von Dioden in einem Gitter) realisiert diese Forderung. Jeder Dualzahl wird dabei eine bestimmte ODER-Verknüpfung zugeordnet (Tabelle 7.1).

Eine Umkodierung dual-dezimal ist aufwendiger, weil dazu UND-Verknüpfungen negierter und unnegierter Variablen erforderlich sind. Je Stelle werden dafür 4 Dioden benötigt, insgesamt also 40 Dioden. Allerdings gibt es auch entsprechende integrierte Schaltkreise (*MH 74 141* von TESLA ČSSR), die solche Umkodierungen ermöglichen.

Anzeigeelemente wie Leuchtdioden-Segment-Anzeigen können

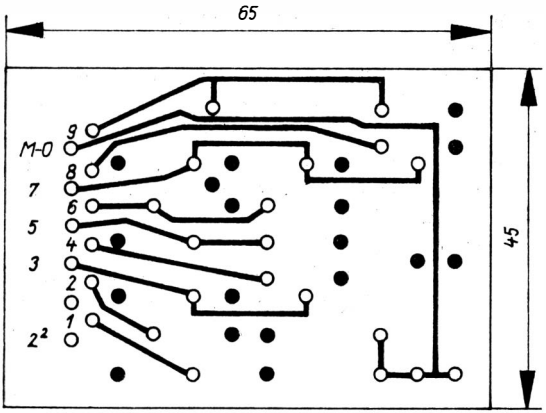
über spezielle Schaltkreise (*D 146* bzw. *D 147*) direkt binär angesteuert werden.

Der Umkodierer wurde mit einer Zweiebenen-Leiterplatte realisiert. Bild 7.22b gibt die Leiterzeichnung der nicht bestückten, Bild 7.22c der bestückten Seite wieder. Die voll gezeichneten Kreise sind dabei Lötaugen, die auf der anderen Seite mit Leiterzügen versehen werden. Zweiebenenplatinen lassen sich mit der gleichen Technologie herstellen, wie im Anhang beschrieben. Allerdings ist es aus Genauigkeitsgründen zweckmäßig, sofort nach dem Ankörnen alle Löcher zu bohren. Man kann sich damit genau orientieren, wie die Leiter-



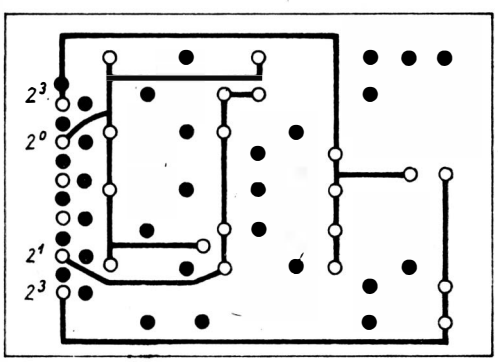
D1...D15: Silizium-Miniplast oder Germanium-Glasdioden

a)

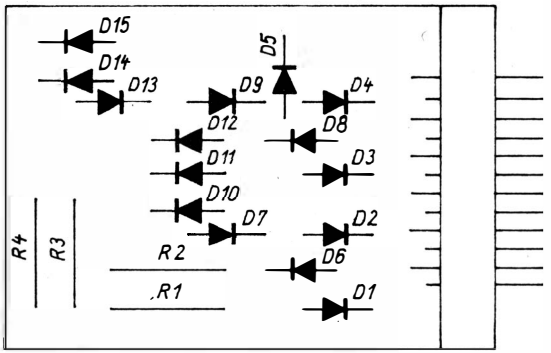


b)

züge zwischen den Lötaugen hindurchgeführt werden müssen. Bei der Bestückung sollte man erst die Zeibina-Leiste mit 12 und danach die mit 6 Kontakten einlöten.



c)



d)

Bild 7.22 Umkodierung dezimal-dual. a — Stromlaufplan; b — Leiterzeichnung nichtbestückte Seite; c — Leiterzeichnung bestückte Seite; d — Bestückungsplan; Vollkreise ausgefüllt kennzeichnen Lötaugen der anderen Seite!

7.2.8. Digital/Analog-Umsetzer

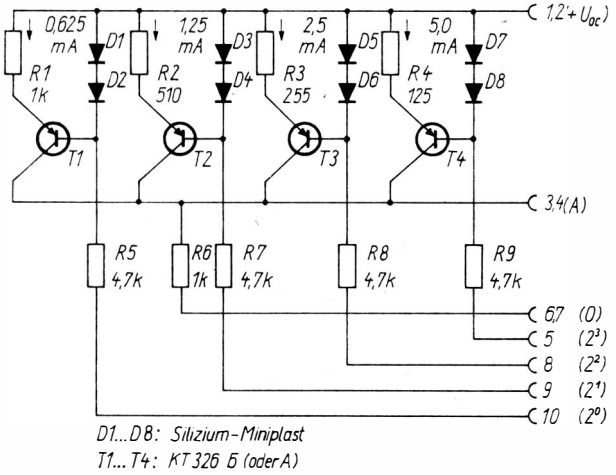
Am Ausgang einer digitalen Informationsverarbeitungseinheit ist oft eine Analogausgabe der Ergebnisse in Form von elektrischen Spannungen oder Strömen erforderlich. Eine als Dualtetrade kodierte Dezimalzahl 5 soll z. B. als Spannung von 5 V bereitgestellt werden.

Digital/Analog — ebenso wie Analog/Digital-Umsetzer lassen sich meist nur mit einem hohen schaltungstechnischen Aufwand realisieren.

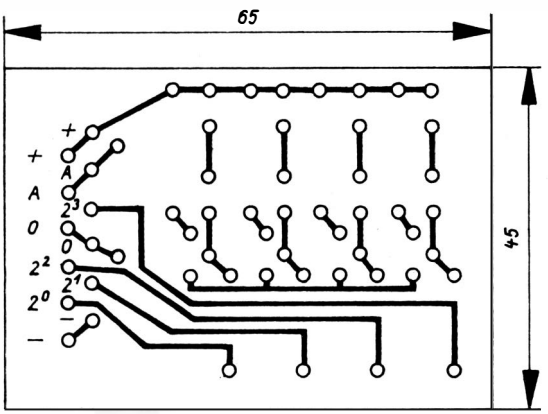
Im Rahmen dieses Baugruppensystems werden zwei einfache Varianten vorgeschlagen, die zwar nur eine relativ geringe Genauigkeit aufweisen, dafür aber minimalen Aufwand erfordern. Die 1. Variante ist in Bild 7.23 dargestellt.

Jeder der 4 Binärstellen ordnet man eine abschaltbare Stromquelle zu. Da die Stromquellen mit pnp-Transistoren realisiert wurden, ist eine direkte Ansteuerung durch die Schalterbaugruppe aus Abschnitt 7.2.9.1. möglich. Auch integrierte

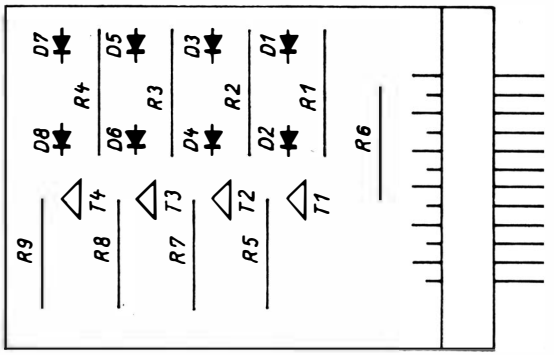
Schaltkreise (*D 103, D 201*) können die Baugruppe ansteuern. Für eine ausreichende Genauigkeit der Schaltung nach Bild



a)



b)



c)

Bild 7.23 Digital/Analog-Wandler für 4 Bit. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan

7.23a sollten die Transistoren und die Dioden für den jeweiligen Arbeitspunkt ausgesucht werden.

Exakt kann man den Strom durch Ausmessen der Emitterwiderstände einstellen. Dabei sollten Bauelemente der Reihen E6 oder E12 verwendet werden, weil dort die Toleranzen 20% bzw. 10% betragen und deshalb die Widerstandswerte stärker streuen!

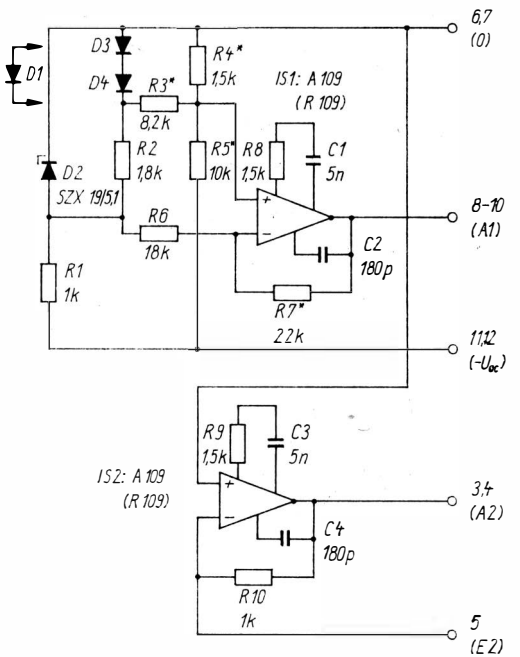
Die Ausgangsspannung beträgt maximal 11,25 V, der Strom ist dabei 11,25 mA.

Wird $R6$ weggelassen, so kann man auch externe Lastwiderstände verwenden. Diese dürfen jedoch nur maximal 1 kΩ groß sein, damit die Arbeitsbedingungen der Konstantstromquellen garantiert werden.

Diese Schaltung hat den Nachteil, daß eine relativ starke Abhängigkeit der Ausgangsspannung von Temperatur und Betriebsspannung vorliegt. Diese Nachteile lassen sich einschränken. Eine andere Variante eines Digital/Analog-Wandlers ist mit höherer Genauigkeit in Bild 7.24 und Bild 7.25 mit 2 Baugruppen gegeben. Dabei werden eine Referenzspannungsquelle und ein Summierverstärker sowie eine zuschaltbare Widerstandskombination benötigt.

Die Referenzspannungsquelle nach Bild 7.24 liefert eine gegenüber Temperaturänderungen relativ gut stabilisierte Ausgangsspannung. Dabei wird von folgendem Gedanken ausgegangen:

Z-Dioden mit Durchbruchspannungen um 5 V haben einen Temperaturkoeffizienten nahe Null. Wird mit einer Z-Diode eine Siliziumdiode in Reihe geschaltet (TK etwa — 1,5 bis — 2,5 mV/K), so ergibt sich insgesamt ein negativer Temperaturkoeffizent. (D1 kann entfallen, wenn der TK von D2



D1 einfügen, falls T_K (D2) positiv
Dimensionierung hier: Variante ohne D1
*) Abgleich erforderlich
D1, D3, D4: Silizium – Miniplast

a)

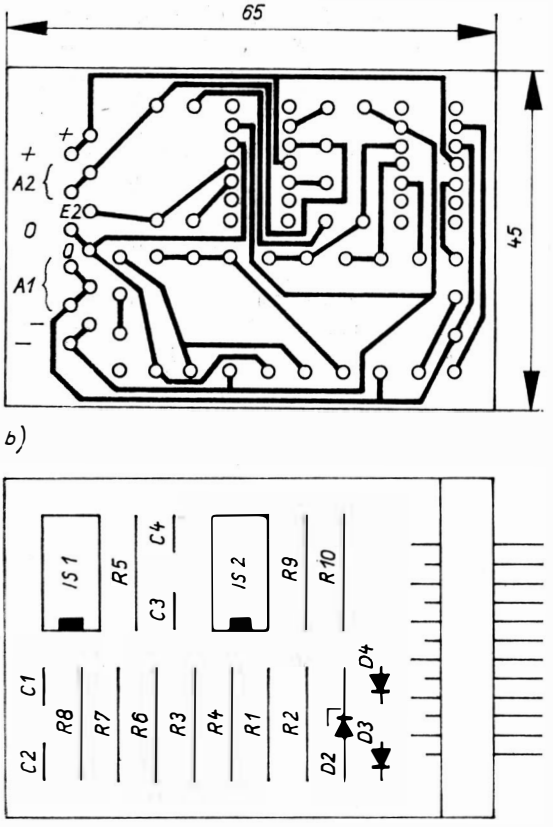
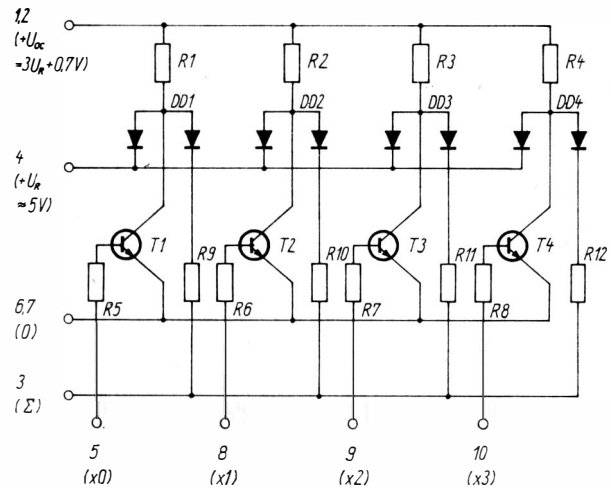


Bild 7.24 Digital/Analog-Wandler, Variante 2, Referenzspannungserzeuger und Summierer. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan

negativ ist [ausmessen!].) Der Operationsverstärker IS1 hat eine Verstärkung von etwas weniger als 1. Wenn sich die Eingangsspannungen an invertierendem und nichtinvertierendem Eingang gleichsinnig um gleiche Beträge ändern, so

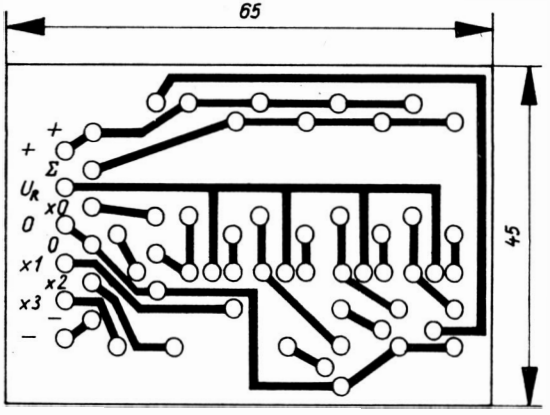
liegt Gleichtaktaussteuerung vor, und die Ausgangsspannung ändert sich fast nicht. In der gewählten Schaltung in Bild 7.24a wird mit den Widerständen $R3$ und $R4$ parallel zu D3 und D4 ein Teil des TK der beiden Dioden am nicht invertierenden Eingang wirksam. Wenn dieser Anteil gerade so groß ist wie der TK von D1 und D2, so liegt eine Kompensation vor (Brückenschaltung). Zum Abgleich muß man die Baugruppe einer definierten Temperaturänderung aussetzen und den Spannungsteiler $R2$, $R4$ so auswählen, daß die Ausgangsspannung temperaturunabhängig wird.

Die Widerstände müssen Metallschichtwiderstände sein (geringer TK!), damit keine zusätzlichen Störeinflüsse wirksam werden. Der Operationsverstärker mit seiner starken

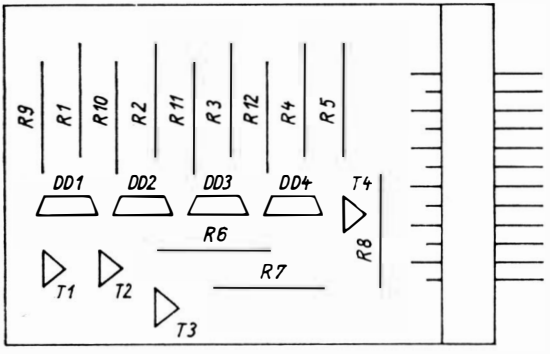


$R1 \approx R9 \geq 1{,}6\,k$
$R1:R2:R3:R4 = R9:R10:R11:R12 = 8:4:2:1$
DD1...DD4: SAM162
T1...T4: Silizium-Kleinleistungstransistoren
R5...R8: 18 kΩ

a)



b)

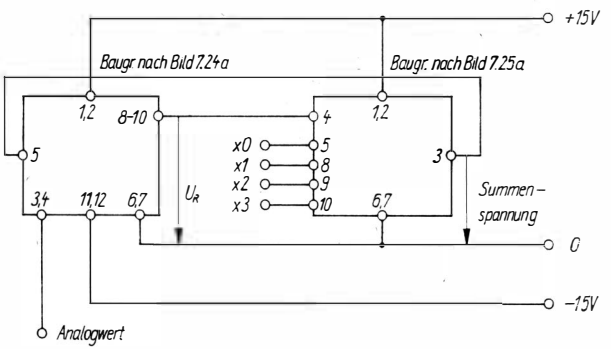


c)

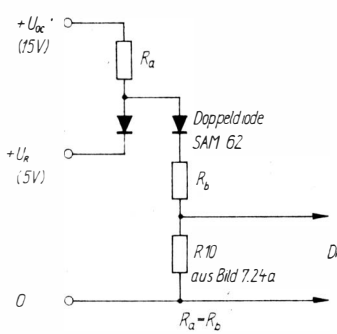
Bild 7.25 Bewertungsschaltung zu Bild 7.24. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan

Gegenkopplung verschlechtert das Temperaturverhalten unwesentlich. R5 bewirkt eine Vorwärtsregelung bei kleinen Änderungen der Betriebsspannungen.
Nachteilig ist lediglich die Abhängigkeit der Ausgangsspan-

nung vom Verhältnis $R3/R4$, was aber mit $R7$ (Einstellung der Verstärkung) wieder ausgeglichen werden kann.
Man erhält am Ausgang damit eine relativ temperaturstabile Spannung um etwa + 5 V mit geringem Innenwiderstand. Wichtig ist aber, daß die Betriebsspannung der Schaltung ausreichend stabilisiert ist, weil sich Spannungsschwankungen ebenfalls auf die Ausgangsspannung auswirken.
In Heft 166 der Reihe „electronica" wird in verschiedenen Abschnitten ausführlicher auf die Schaltungstechnik von Sta-



a)



b)

Bild 7.26
a — Zusammenschaltung der Baugruppen nach Bild 7.24und 7.25 zum Digital/Analog Wandler; b — Meßschaltung zum Auswählen der Widerstände

bilisierungsschaltungen und Operationsverstärkern eingegangen. Der 2. Operationsverstärker der Baugruppe dient als Summierer. An ihn wird die Baugruppe nach Bild 7.25 gemäß Bild 7.26 angeschlossen. Es wurde eine Idee aus [23] realisiert. An den Katoden der Doppeldioden stehen jeweils gleiche Spannungen (Anoden sind verbunden und liegen auf $U_R + U_F$, falls die Transistoren gesperrt sind). Wenn einer der Schalttransistoren eingeschaltet wird, sperren beide zugehörigen Dioden, weil die Anoden annähernd auf Massepotential gezogen werden und damit an den Katoden eine negativere Spannung bezüglich der Anoden liegt.

Hierbei wirken sich die Eigenschaften der Transistoren nicht auf die Schaltung aus.

Die Genauigkeit wird bestimmt von der Genauigkeit der Widerstände und der beiden Eingangsspannungen U_R und U_{OC}. Die Widerstände $R9$ bis $R12$ sind binär gestaffelt (ausmessen!). Die Hilfswiderstände $R1$ bis $R4$ sind nicht ganz exakt binär gestaffelt. Für hohe Genauigkeitsansprüche macht es sich erforderlich, geeignete Bauelemente mit einem Digitalvoltmeter auszusuchen (Bild 7.27). Dabei kann es günstig sein, mehrere Widerstände parallel oder in Reihe zu schalten, um auf die benötigten Werte zu kommen.

Mit einem Muster wurden folgende Ausgangsspannungen erzielt (binäre Staffelung): 5,006 V; 2,538 V; 1,259 V; 0,617 V. Der Fehler liegt damit in der Größenordnung 10^{-2}, was für

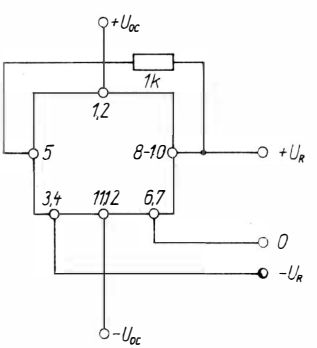


Bild 7.27
Verwendung der Baugruppe nach Bild 7.24 zur Dualspannungserzeugung

viele Belange völlig ausreicht. Bei entsprechender Sorgfalt dürfte eine Erweiterung zu einem 6- oder 8-Bit-Wandler möglich sein.

Wie Bild 7.28 zeigt, kann man die Baugruppe nach Bild 7.24 auch vorteilhaft in Dualspannungsnetzteilen verwenden. Dabei werden 2 Ausgangsspannungen mit entgegengesetztem Vorzeichen und entsprechend auch 2 Referenzspannungen benötigt. Mit dem Umkehrverstärker 2 (IS 2) kann man die positive Referenzspannung invertieren.

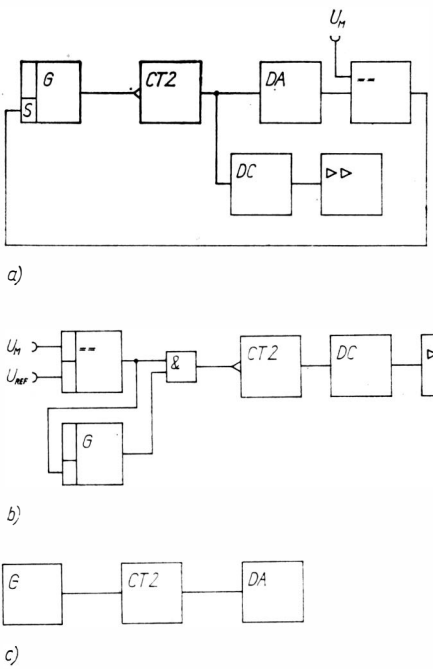


Bild 7.28 a — Analog/Digital-Wandler nach dem Kompensationsverfahren; b — Analog/Digital-Wandler nach dem Integrationsverfahren; c — Treppenspannungsgenerator

Mit diesen Baugruppen (Digital/Analog-Umsetzer) und weiteren Bausteinen läßt sich ein einfacher Analog/Digital-Wandler realisieren.

Den ersten Vorschlag zeigt Bild 7.28a. Dabei werden ein Generator und ein Dualzähler verwendet. Beim Start des Generators (Zähler steht auf Null) erzeugt der Digital/Analog-Wandler die Ausgangsspannung Null. Mit jedem Zählerschritt erhöht sich die Ausgangsspannung etwas. Sobald sie größer als die Meßspannung U_M wird, schaltet der Komparator um und stoppt den Zähler.

Ein nachgeschalteter Umkodierer wandelt die Dualzahl in eine Dezimalzahl um, die man einer Anzeigeeinrichtung zuführt. Bei der Variante nach Bild 7.28b wird die Meßspannung U_M mit einer Sägezahnspannung hoher Linearität verglichen. Über ein UND-Glied (Torfunktion) werden Zählimpulse eines Generators so lange auf einen Dualzähler gegeben, bis die Sägezahnspannung die Meßspannung übersteigt. Die dazu benötigte Zeit hängt also von U_M ab.

Die Dualzahl wird wieder umkodiert und angezeigt.

Die Genauigkeit der Schaltung bestimmen dabei Zählerumfang, die Linearität der Sägezahnspannung und die Impulsfrequenz.

Für Meßzwecke wird vielfach eine Treppenspannung benötigt, wie man sie z. B. mit der Schaltung nach Bild 7.28c gewinnen kann. Dabei steuert ein Impulsgenerator einen Dualzähler, an den der Digital/Analog-Wandler angeschlossen ist. Die Anzahl der Treppenstufen hängt vom Zählbereich, die Anstiegsgeschwindigkeit von der Impulsfrequenz ab.

Ausführlichere Darstellungen zu diesem Themenkomplex sind in [19] enthalten.

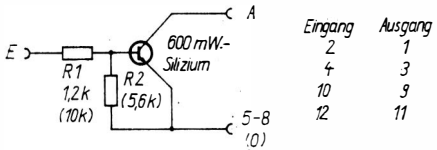
7.2.9. Schaltverstärker

Für Anzeigezwecke, zur Ansteuerung niederohmiger Lasten oder zur Pegelanpassung sind Schaltverstärker erforderlich. Im einfachsten Fall handelt es sich um Negatoren, bei denen an Stelle eines Kollektorwiderstands die Last geschaltet wird.

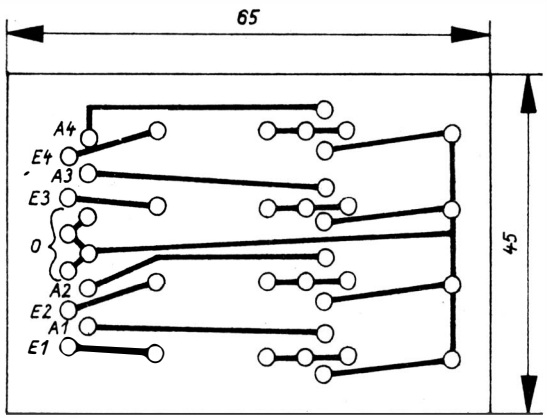
Für hohe Leistungen bzw. große Ströme werden Gegentakt- oder Thyristorschalter verwendet.

7.2.9.1. Leistungsverstärker für geringe Schaltleistungen

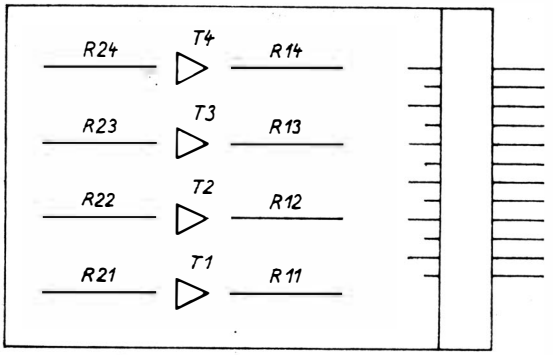
Bild 7.29a zeigt den Stromlaufplan eines sehr einfachen Negators.
Der Vorwiderstand $R1$ begrenzt den Basisstrom des Transistors. Im Kollektorkreis kann wahlweise ein ohmscher Widerstand oder eine andere Last geschaltet werden.
Der maximale Laststrom ist etwa 500 mA, der Eingang nimmt etwa 12 mA auf (bezogen auf 15 V). Wenn die vorherigen Stufen diese Ströme nicht zulassen, läßt sich $R1$ auch vergrö-



a)



b)



c)

Bild 7.29 Schaltverstärker mit Negator. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan

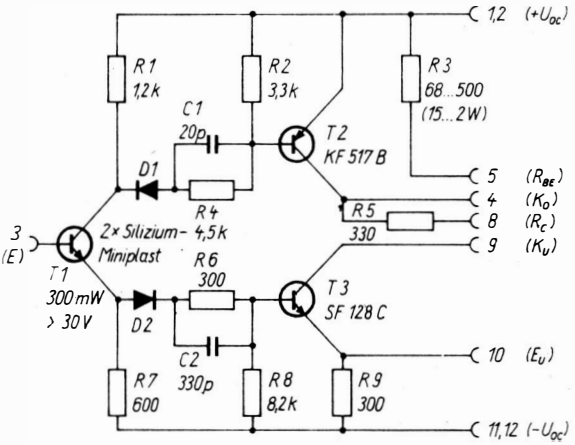
ßern ($R2$ sollte proportional verändert werden). Dann kann allerdings im Lastkreis nur noch ein niedriger Strom geschaltet werden.

Will man Glühlampen mit diesem Negator schalten, so ist es günstig, die Lampen vorzuheizen. Dazu wird parallel zur Kollektor-Emitter-Strecke ein Widerstand geschaltet, der so bemessen ist, daß die Glühlampen ausreichend erwärmt werden, aber noch nicht leuchten. Mit dieser Vorheizung wird ein Einschaltstromstoß vermieden, denn Glühlampen haben bei Zimmertemperatur wegen ihres Kaltleiterverhaltens einen niedrigeren Widerstand als im Nennbetrieb.

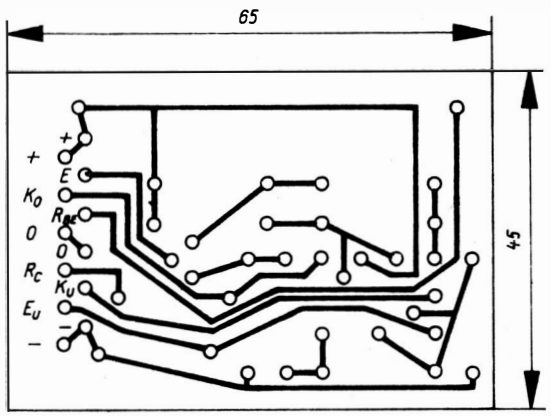
7.2.9.2. Transistor-Gegentaktendstufe

Für größere Leistungen sind Gegentaktschaltungen zweckmäßig, denn sie sind im Gegensatz zu Negatoren auch im ausgeschalteten Zustand aktiv, d. h., eine kapazitive Last wird im Aus-Zustand nicht einfach von der Spannungsquelle getrennt, sondern entladen. Die Schaltung (Bild 7.30) wird mit äußerer Beschaltung durch Leistungstransistoren betrieben.

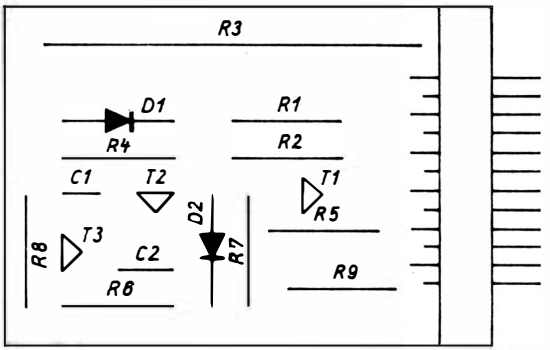
T1 arbeitet als Phasenumkehrstufe. T2 und T3 verstärken die Signale und liefern für die externen Leistungstransistoren die erforderliche Steuerleistung. Bei der Verwendung von



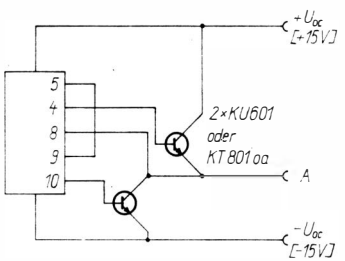
a)



b)



c)



d)

Bild 7.30 Gegentakt-Leistungsverstärker. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan; d — Anwendungsschaltung

Silizium-Leistungstransistoren lassen sich entsprechend dieser Variante Ströme von 1 ... 2 A schalten. Kühlung ist nicht erforderlich. Allerdings beginnt bei höheren Schaltfrequenzen (etwa ab 10 kHz für sowjetische Transistoren *KT 802*) in der Endstufe ein zusätzlicher Querstrom zu fließen. Dieser kommt dadurch zustande, daß zwar der eine Transistor nach dem Umschalten schon leitet, der andere aber noch nicht stromlos ist (die Ladungsträger im Basisraum benötigen eine gewisse Zeit, um abfließen zu können). Für einen sehr kurzen

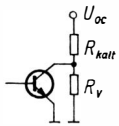
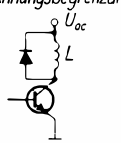
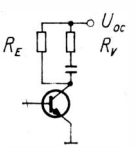
Lastwiderstand	Belastung der Schaltstufe	Schaltungstechnische Hinweise
Ohmscher Widerstand	$I_{c\,max} = \frac{U_{oc}}{R_L}$ Umschaltarbeit $\approx 0{,}2\, I_c U_{oc} \cdot \Delta t$ Δt ... Umschaltzeit	
Kaltleiter (z.B. Glühlampe)	$I_{c\,max} = \frac{U_{oc}}{R_{kalt}}$	Vorheizung (Widerstand nach Masse): 
Heißleiter	$I_{c\,max} = \frac{U_{oc}}{R_{heiß}}$	
Induktivität	Selbstinduktionsspannung beim Ausschalten darf $U_{ce\,max}$ nicht überschreiten.	Rückschlagdiode zur Induktionsspannungsbegrenzung 
Kapazität	Einschaltstromstoß. Beim Ausschalten Entlademöglichkeit vorsehen.	 R_V: Strombegrenzung R_E: Entladung
Leuchtdioden (rot)	Spannungsabfall etwa 1,6 V	Vorwiderstand zur Strombegrenzung vorsehen

Bild 7.31 Schaltungsmaßnahmen bei verschiedenen Lastwiderständen von Leistungsschaltstufen

Moment sind also beide Transistoren leitend. Dieser Effekt äußert sich in einer zusätzlichen Erwärmung.
Wie auch schon beim Negator ist der Charakter der angeschlossenen Last zu beachten. So müssen z. B. Induktivitäten mit Schutzdioden abgeblockt werden, um hohe Induktionsspannungen kurzzuschließen. In Bild 7.31 sind die Schaltungsmaßnahmen bei verschiedenen Lastwiderständen dargestellt.

7.2.9.3. Thyristorschalter

Thyristoren sind steuerbare Siliziumgleichrichter. In Bild 7.32 sind die wichtigsten Informationen zusammengestellt. Solange die Steuerspannung U_G unterhalb eines kritischen Wertes liegt, ist der Thyristor gesperrt. Wird die Einschaltspannung

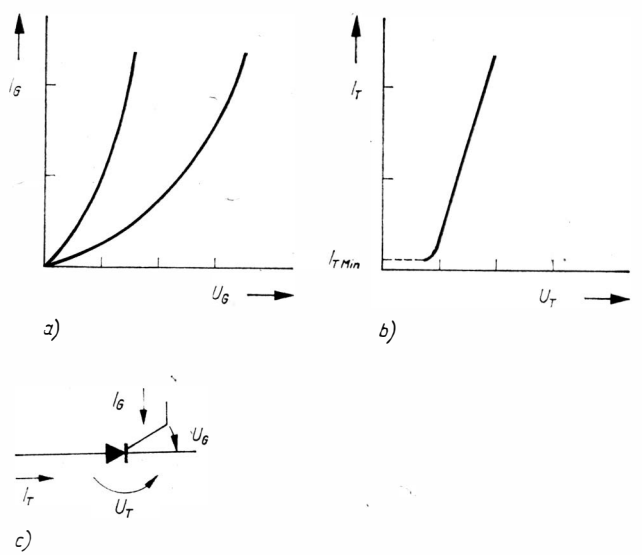


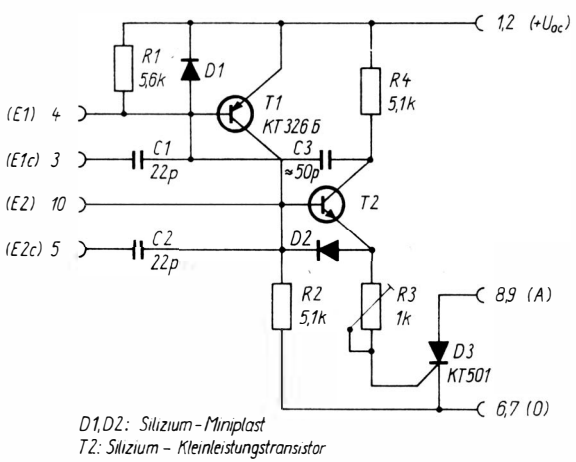
Bild 7.32 Bauelement Thyristor. a — Eingangskennlinie; b — Ausgangskennlinie; c — Schaltzeichen

erreicht, so beginnt der Thyristor in Durchlaßrichtung zu leiten. Dieser Zustand bleibt unabhängig von der Steuerspannung so lange bestehen, wie der Strom I_T den Wert des Haltestroms nicht unterschreitet.

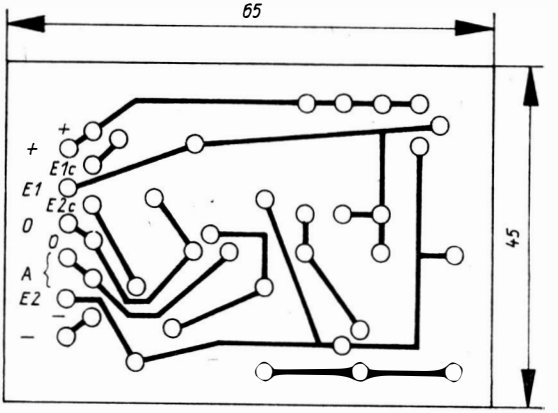
Da es sich um ein Bauelement mit Vierschichtstruktur handelt, fallen im leitenden Zustand am Thyristor etwa 1,5 V ab. Bei Wechselspannungen, bei denen ja nach jeder positiven Halbwelle der Thyristor löscht, muß ständig neu gezündet werden.

In der Schaltung nach Bild 7.33a wird der Thyristor von T2 (Emitterfolgerschaltung) angesteuert. *R*3 wirkt strombegrenzend, D1 und D2 schützen die aktiven Bauelemente vor zu hohen Sperrspannungen. T2 kann an den Kontakten 5 oder 10 direkt angesteuert werden. Außerdem ist eine Triggerung über T1 möglich. T1 ist mit T2 in Kette geschaltet und über *C*3 rückgekoppelt. Ein kurzer Steuerimpuls läßt diese monostabile Schaltung kurzzeitig in ihren labilen Zustand kippen. Die Verweilzeit wird von *C*3 bestimmt.

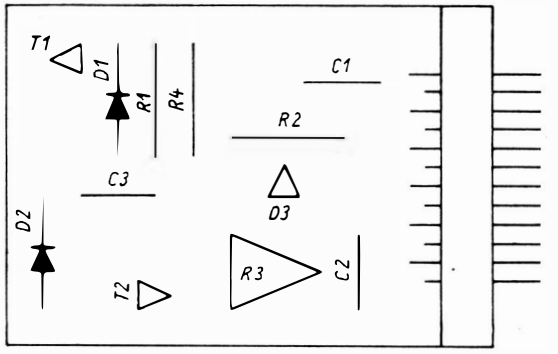
Mit dem Thyristor *KT 501* von TESLA können bei 30 V Ströme von 1 A geschaltet werden.



a)



b)



c)

Bild 7.33 Thyristorschaltverstärker. a — Stromlaufplan; b — Leiterzeichnung; c — Bestückungsplan

7.3. Baugruppen mit TTL-Schaltkreisen

7.3.1. Übersicht über TTL-Schaltkreise

In den vorangegangenen Abschnitten wurde bereits darauf hin-

gewiesen, daß sich digitale Schaltungen auf ökonomische Weise mit integrierten Schaltkreisen realisieren lassen.
Im folgenden werden darum einige Schaltungsbeispiele vorgestellt, die IS der Standard-TTL-Serien *D 10* oder *D 20* verwenden.
Mit dem besseren Beherrschen der Technologie der Herstellung von Halbleiterbauelementen gelang es, auf kleinerem Raum immer leistungsfähigere Transistoren herzustellen. Es lag also nahe, auf einem Silizium-Chip (-Plättchen) nicht nur die aktiven Bauelemente, sondern auch passive Bauelemente wie Widerstände oder Dioden zu integrieren. Man gelangte damit zu integrierten Schaltungen, bei denen nicht mehr Einzelbauelemente, sondern funktionell komplexere Schaltungen auf einem Chip untergebracht werden konnten. Diese Technologie schuf wichtige Voraussetzungen für den heutigen Entwicklungsstand der Elektronischen Datenverarbeitung. Die Zuverlässigkeit einer IS ist viel größer als die einer entsprechenden Schaltung mit diskreten Bauelementen, weil sich die Zahl der Verbindungsstellen stark reduzieren kann und die Funktionseinheit in einem einheitlichen technologischen Prozeß gefertigt wird. Volumen und Masse von Schaltungen mit IS sind wesentlich geringer als bei herkömmlichen Technologien. Komplexe Strukturen können einfacher, übersichtlicher und mit Großrechnern (automatisierte Projektierung) entworfen werden. Einige neuartige Probleme (z. B. Kühlung) sind gut beherrschbar.

Gegenwärtig ist man in der Lage, in einem einzigen Schaltkreis das Herzstück eines Rechners, die zentrale Verarbeitungseinheit mit einigen zehntausend Bauelementen oder Speicher für einige zehntausend Bit Informationen zu integrieren. Die Konsequenzen dieser Technik sind so weitreichend, daß auf den Gebieten der Automatisierungstechnik und der Datenverarbeitung völlig neuartige Systemlösungen entstanden sind. Auch die Meßtechnik und der Dienstleistungssektor werden von dieser Entwicklung beeinflußt.

Es gibt verschiedene Technologien zur Herstellung digitaler integrierter Schaltkreise. Entsprechend sind damit auch unterschiedliche Eigenschaften verbunden.

Die Technologie der Standard-TTL-Baureihe hat sich als eine der ersten dauerhaft durchsetzen können und ist seit vielen Jahren führend (neben Technologien wie Dioden-Transistor-Logik DTL oder MOS-Schaltkreisen auf der Basis von Feldeffekttransistoren).

Die meisten Schaltungsfunktionen werden bei der Transistor-Transistor-Logik (TTL) mit NAND-Gattern realisiert.

Bild 7.34 zeigt ein NAND-Gatter mit 2 Eingängen (Reihe *D 10*).

T1 ist ein Multiemittertransistor, dessen Kollektor-Basis-Strecke invers betrieben wird; d. h., entgegen der üblichen Potentialfestlegung eines npn-Transistors (Basis ist negativer als der Kollektor) ist die Basis positiver als der Kollektor. Damit kann über die Kollektor-Basis-Diode Strom fließen, wenn die Eingänge offen oder positiv sind. Diesen Strom bestimmt *R*1, und er fließt in die Basis von T2, wodurch dieser leitend wird.

An *R*4 tritt damit ein Spannungsabfall auf, der T4 ebenfalls leiten läßt; T3 arbeitet als Emitterfolger und ist stromlos, weil die Kollektor-Emitter-Restspannung von T2 kleiner ist als die Summe von Basis-Emitter-Spannung und Flußspannung von D3, die zum Leiten von T3 erforderlich ist.

Am Ausgang steht L-Signal (niedriger Pegel).

Wird einer der beiden Eingänge oder werden beide geerdet, so übernimmt die entsprechende Basis-Emitter-Diode von T1 den

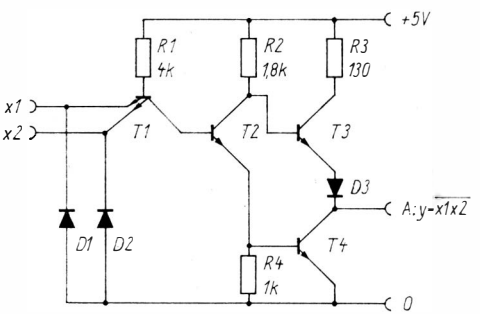


Bild 7.34 TTL-Gatter

Strom durch $R1$ vollständig, es fließt kein Kollektorstrom mehr in die Basis von T2. Damit sperrt dieser Transistor, T3 wird über $R2$ voll durchgesteuert, und am Ausgang erscheint, da T4 gesperrt ist, H-Potential (hoher Pegel).
T3 und T4 bilden also eine Gegentaktendstufe, die die Phasenumkehrstufe T2 ansteuert.
Um die logische Funktion zu bestimmen, sei wiederholt; Wenn beide Eingänge H führen, ist der Ausgang L; hat mindestens einer der Eingänge L, so erscheint am Ausgang H. Es handelt sich also um eine negierte Konjunktion, um ein NAND-Glied. Die nachstehende Übersicht enthält einige wichtige technische Daten der Standard-TTL-Reihen *D 10* und *D 20*. Ausführliche Informationen entnimmt man z. B. [5], [6], [12], [14], [15], [20].

Speisespannung	U_S	0 bis 7 V (Nennwert 4,75 bis 5,25 V)		
Eingangsspannung	U_I	— 0,8 bis 5,5 V		
L-Eingangsspannung	U_{IL}	max. 0,8 V		
H-Eingangsspannung	U_{IH}	min. 2,0 V		
L-Ausgangsspannung	U_{OL}	max. 0,4 V		
H-Ausgangsspannung	U_{OH}	min. 2,4 V		
L-Eingangsstrom	$-I_{IL}$	max. 1,6 mA		
H-Eingangsstrom	I_{IH}	max. 40 μA		
Umschaltzeit H → L	t_{DLH}	≈ 10 ns	*D 10*	≈ 7 ns *D 20*
Umschaltzeit L → H	t_{DHL}	≈ 15 ns		≈ 7 ns
Ausgangslastfaktor	10	(*D 140*:30)		
Eingangslastfaktor	1			

(Man kann 10 *D10*-Eingänge an 1 Ausgang anschließen.)

7.3.2. Schaltungsvorschläge

7.3.2.1. Volladder

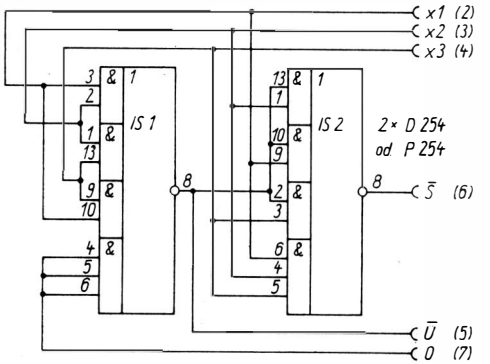
In Abschnitt 7.1. wurde bereits als Beispiel einer digitalen Schaltung ein Volladder angegeben. Dieser läßt sich mit nur 2 Schaltkreisen *D 153* oder *D 253* bzw. *P 253* realisieren. Bild 7.35a zeigt eine Schaltung.

Die Ausgänge y_1 (Summe) und y_2 (Übertrag) entsprechen folgenden Gleichungen:

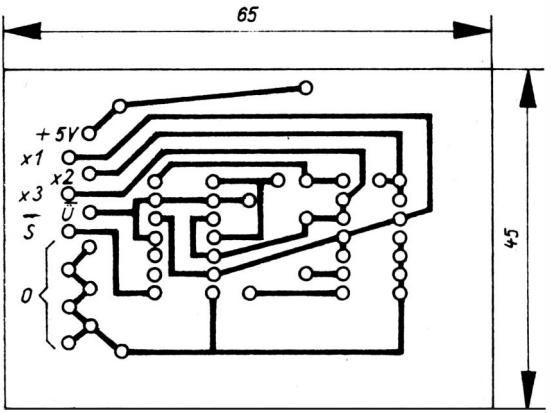
$$y_1 = \bar{S} = \overline{x_1x_2x_3 \vee y_2(x_1 \vee x_3 \vee x_2)} \tag{7.7}$$

$$y_2 = \bar{U} = \overline{x_1x_2 \vee x_1x_3 \vee x_2x_3} \tag{7.8}$$

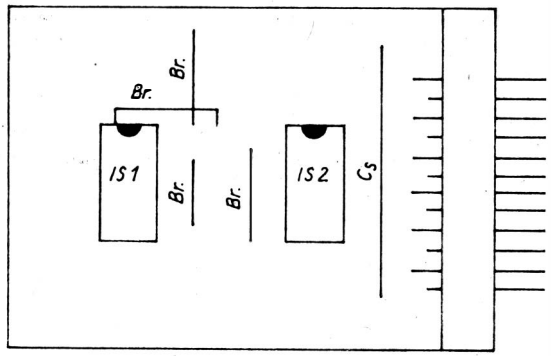
Beide Beziehungen kann man mit der Wahrheitstabelle überprüfen (Tabelle 7.4).



a)



b)



c)

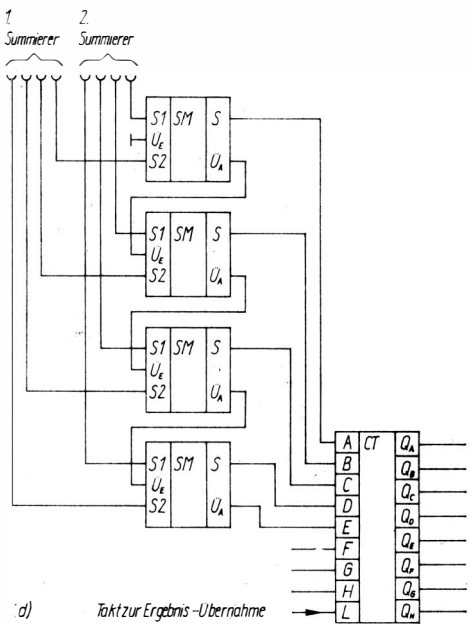


Bild 7.35 Volladder. a — Prinzip; b — Leiterzeichnung; c — Bestückungsplan; d — 4-Bit-Addierer

Bei der angegebenen Schaltung stehen y_1 und y_2 nur negiert zur Verfügung. Es müssen eventuell also noch Negatoren nachgeschaltet werden.

Die Leiterplatte wurde (wie alle Leiterplatten für Schaltungen mit IS) als Einebenenplatine ausgeführt. Damit sind zwar einige Drahtbrücken erforderlich, die Herstellung ist aber einfacher.

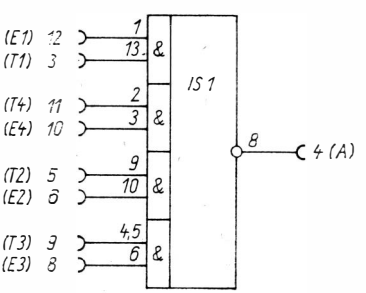
Alle Leiterplatten enthalten zur Abblockung der Betriebsspannung einen Stützkondensator (mit C_S bezeichnet), der Impulse beim Umschalten abfängt ($\approx 1\ \mu F$). Die beachtlichen Zuleitungsinduktivitäten könnten sonst bei bistabilen Schaltungen ein Umschalten (fehlerhafte Triggerung) verursachen.

Im Übersichtsschaltplan nach Bild 7.35d sind 4 Volladder miteinander verkettet. Zur Abspeicherung des Ergebnisses und des Übertrags (insgesamt also 5 Bit) wird ein 8-Bit-Schieberegister verwendet.

Wenn man als Volladder die Schaltung nach Abschnitt 7.3.1. verwenden will, müssen an den Ausgängen noch zusätzliche Negatoren folgen, weil sonst Übertrag und Teilsumme gerade negiert weiterverarbeitet werden.

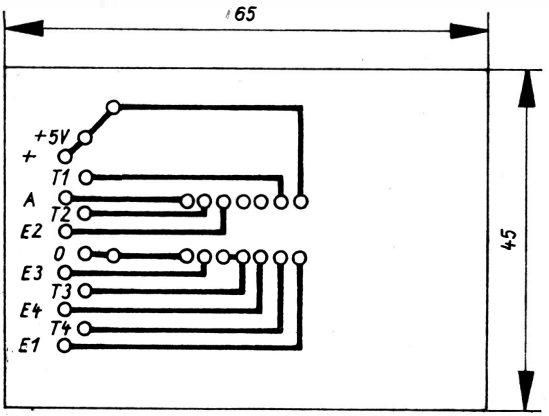
7.3.2.2. Torschaltung

In Abhängigkeit von einem Steuersignal werden bei der Torschaltung nach Bild 7.36a 4 binäre Eingangssignale wahlweise

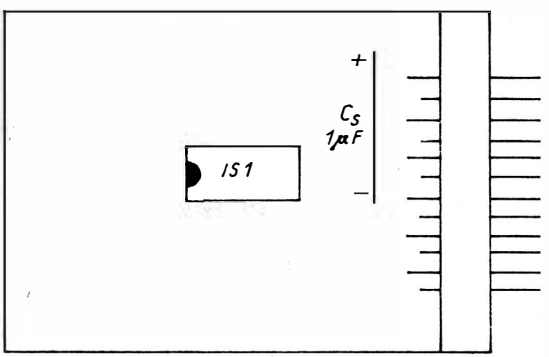


a)

Bild 7.36
Torschaltung.
a — Prinzip; b — Leiterzeichnung; c — Bestückungsplan (IS 1: D 154, D 254 oder P 254)



b)



c)

auf den Ausgang durchgeschaltet. Dazu wird ein *D 154* bzw. *D 254* (oder *P 254*) verwendet.
Das Ausgangssignal steht negiert zur Verfügung.
Man wendet Torschaltungen an, wenn bestimmte Binärinformationen in Abhängigkeit vom Zustand anderer Schaltungsteile (z. B. Rechenwerk, Speicher, Register) weitergeleitet werden sollen.

7.3.2.3. 4-Bit-Schieberegister

Flip-Flop in integrierten Schaltkreisen arbeiten in der Regel im getakteten Betrieb. Eine Zustandsänderung des Bausteins tritt also nur dann ein, wenn bestimmte Taktbedingungen eingangsseitig erfüllt sind.

Für den Amateur ist es günstig, den Baustein *D 174* bzw. *D 274* (oder *P 274*) zu verwenden, weil dieser zu etwa gleichem Preis wie *D 172* Schaltkreise mit nur einem Flip-Flop zwei derartige Schaltungen enthält. Unterschiede in der Ansteuerung (*D 172*: JK-Flip-Flop; *D 174*: D-Flip-Flop) lassen sich durch entsprechende Schaltungsansteuerung ausgleichen.

Die Übergangstabelle des D-Flip-Flop sieht wie folgt aus:

D	Q	$\overline{Q}$	
LOW	LOW	HIGH	LOW an $\overline{R} \rightarrow Q = LOW$
HIGH	HIGH	LOW	LOW an $\overline{S} \rightarrow Q = HIGH$
vor Taktimpuls	nach Taktimpuls		

Das Speicherelement verfügt über 4 Eingänge und 2 Ausgänge. Der Ausgang Q wird mit Anlegen eines L-Signals an $\overline{R}$ (Rücksetzeingang) auf Null (LOW), durch Anlegen eines L-Signals an $\overline{S}$ auf Eins (HIGH) gesetzt (Setzeingang). Diese beiden Eingänge werden also durch Anlegen von L aktiviert.

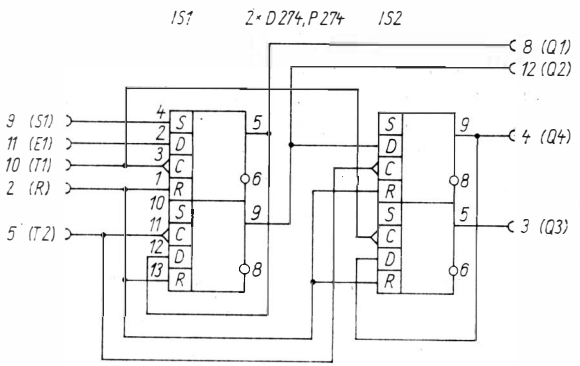
Der Takteingang ist mit dem Informationseingang D verknüpft. Eine Information, die an D anliegt, speichert das Flip-Flop dann auf Q ab, wenn eine positive Flanke an T wirksam wird (LOW-HIGH-Übergang).

Mit dem Takteingang ist eine Synchronisation des Speichers in komplexen Schaltungen mit anderen Teilen möglich. Eine zuverlässige Triggerung wird allerdings nur erreicht, wenn man mit steilen Impulsen aus einem entsprechenden Generator taktet.

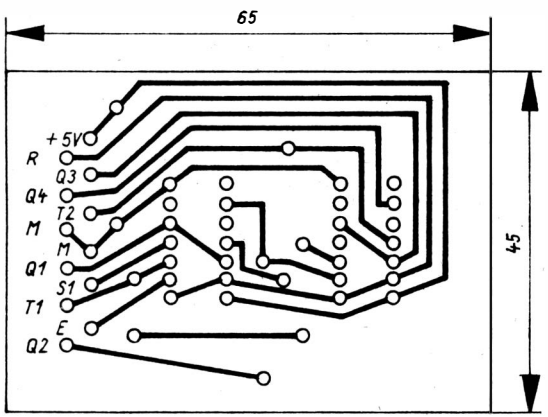
Werden 4 Flip-Flop in Kette geschaltet (Bild 7.37 a), so erhält man ein 4-Bit-Schieberegister. Eine am Eingang Kontakt 11 eingelesene Information wird mit jedem Taktimpuls um ein Flip-Flop weitergeschoben.

Da die Flip-Flop sehr schnell schalten, kann es passieren, daß

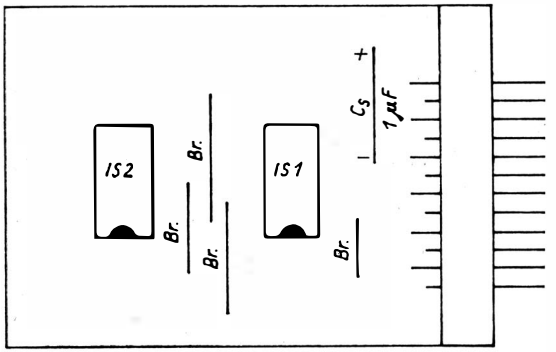
bei gleichzeitiger Taktung aller Zellen die Information in der Kette „durchfällt", wenn die Triggerimpulse nicht genügend steil sind. Um das zu verhindern, wurde die Möglichkeit zur versetzten Taktung der Flip-Flop vorgesehen. Alle Speicherzellen mit gerader Numerierung haben einen gemeinsamen



a)



b)



c)

Bild 7.37 4-Bit-Schiebregister. a — Prinzip; b — Leiterzeichnung; c — Bestückungsplan

Takteingang, ebenso wie alle Speicherzellen mit ungeradzahliger Nummer. Man benötigt damit zwei gegeneinander versetzte Taktimpulse.

Sind Eingang und Ausgang der Schiebekette miteinander verbunden, so erhält man einen Ring, in dem die Information kreisförmig transportiert wird.

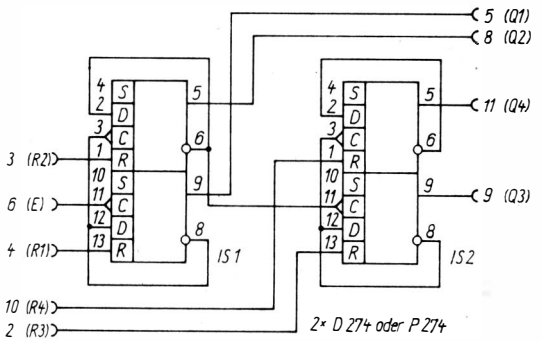
Schieberegister werden als Speicher für Operanden in Rechenwerken oder als Arbeitsregister benutzt. Das Verschieben einer Dualzahl um eine Bit-Position entspricht z. B. einer Multiplikation mit 2 (Linksverschiebung). (Aus 1010 binär = 10 dezimal wird 10100 binär = 20 dezimal.)

Außer dem gemeinsamen Rücksetzeingang in der Baugruppe und einem Setzeingang für das erste Flip-Flop enthalten komfortablere Schieberegister noch separate Setz- und Rücksetzeingänge für jedes Flip-Flop. Das konnte hier wegen der begrenzten Zahl der Anschlüsse der Zeibinaleisten nicht realisiert werden.

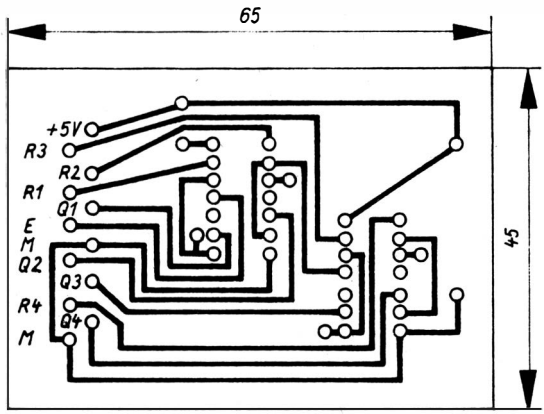
Anwendungsbeispiele entsprechender integrierter Schaltungen enthält [11].

7.3.2.4. 4-Bit-Binärzähler

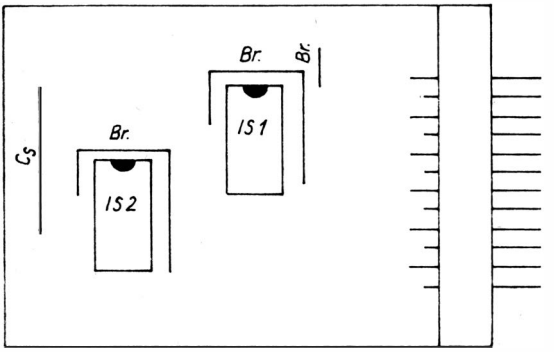
Im Gegensatz zum Schieberegister wird der Aufbau nach Bild 7.38a als Binärzähler eingesetzt. Mit 4 Flip-Flop (jedes repräsentiert eine Binärstelle) hat der Zähler gerade $2^4 = 16$ verschiedene Zustände (d. h. Kombinationen von ein- und ausgeschalteten Flip-Flop). Jedem dieser Zustände kann eine



a)



b)



c)

Bild 7.38 4-Bit-Binärzähler. a — Prinzip; b — Leiterzeichnung; c — Bestückungsplan

Dezimalzahl zugeordnet werden; ein 4-Bit-Zähler kann also von 0 bis 15 zählen.

Die Flip-Flop sind so beschaltet, daß am D-Eingang gerade immer die negierte Ausgangsinformation angeboten wird. Wenn in der Ausgangsstellung (Anlegen von LOW an alle 4 Rücksetzeingänge) ein Impuls am ersten Zähleingang eintrifft, so schaltet das erste Flip-Flop, weil an D gerade H-Pegel von $\overline{Q}1$ steht. Das nachfolgende Flip-Flop wird nicht geschaltet, weil der Ausgang $\overline{Q}1$ einen Übergang HIGH-LOW vollzieht und diese Impulsflanke keine Triggerung auslöst.

Beim zweiten Eingangsimpuls schaltet das erste Flip-Flop erneut um. Der Ausgang $\overline{Q}1$ verändert sich also von HIGH auf LOW. Die an $\overline{Q}1$ hervorgerufene positive Impulsflanke führt nun zur Übernahme der Information H-Potential von $\overline{Q}2$ ins FF2, welches gesetzt wird.

FF1 ändert bei jedem Taktimpuls am Eingang seinen Zustand, FF2 bei jedem zweiten, FF3 bei jedem vierten usw.

Am Ausgang tritt eine Impulsfolge mit dem Teilungsfaktor 1 : 16 auf, man kann solche Zählschaltungen als Frequenzteiler verwenden. Es sind genau 16 Eingangsimpulse erforderlich, um einen frei wählbaren Ausgangszustand wieder zu erreichen.

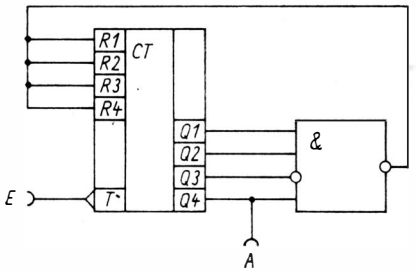


Bild 7.39 Teiler 1:10

Die Flip-Flop enthalten separate Rückstelleingänge. Damit ist es möglich, auch Teiler mit Teilungsfaktoren kleiner als 16 zu realisieren (Bild 7.39). Beim 11. Taktschritt wird die Ausgangsposition (0000) wieder erreicht; denn genau dann, wenn die Binärkombination $x_1x_2x_3x_4 = 1101$ am Ausgang auftritt, erscheint am Ausgang des NAND-Gliedes L-Signal, was die Rücksetzeingänge aller vier Flip-Flop aktiviert.
Zählschaltungen werden in Steuerschaltungen verwendet (z. B. zur Multiplexersteuerung zum Umschalten mehrerer Signalquellen auf einen Ausgang), kommen aber auch in der Meßtechnik (Zeitmessungen, Analog/Digital-Wandler) zum Einsatz.

7.3.2.5. 8-Bit-Binärzähler

Speziell für den Einsatz im Analog/Digital-Wandler wurde der 8-Bit-Binärzähler vorgesehen. Man erreicht einen Zählbereich 0 bis 255. Es werden Schaltkreise mit mittlerem Integrationsgrad *D 193* oder *P 193* verwendet ([12], [17]). Ein Schaltkreis enthält einen 4-Bit-Zähler sowie verschiedene Setz- und Rücksetzeingänge.
An den Eingängen A bis D können die Speicherzellen statisch gesetzt werden, wenn ZV sowie ZR auf H-Pegel und R auf L liegen und an L eine H/L-Flanke wirksam wird.
Am Eingang R kann man den Zähler mit H-Pegel zurück-

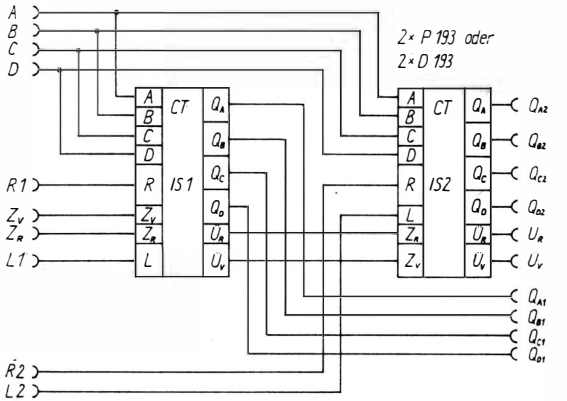


Bild 7.40 8-Bit-Binärzähler

setzen. R hat Priorität gegenüber allen anderen Eingängen. Zum Zählen muß an L HIGH und an R LOW liegen, der Takteingang ist für Vorwärtszählen ZV, für Rückwärtszählen ZR.

Außer den Informationsausgängen Q_A bis Q_D sind noch Übertragsausgänge ÜV und ÜR vorhanden. Diese werden bei der Verkettung mehrerer Zähler mit den folgenden Takteingängen verbunden. In Bild 7.40 sind die Informationseingänge beider Zähler verbunden, die Information wird entsprechend der Triggerung an L in den zugehörigen Zähler eingeschrieben. Ein Leiterplattenvorschlag wird nicht angegeben, weil sich hier bei Ausnutzung aller Ein- und Ausgänge eine Zweiebenenplatine nicht umgehen läßt (2 Zeibinaleisten).

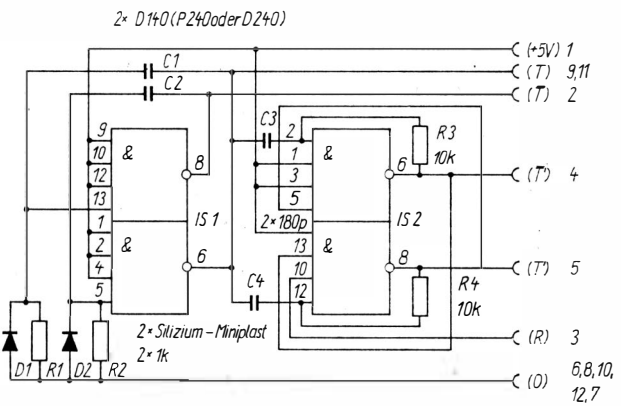
Man kann aber durch logische Verknüpfung einiger Steuereingänge Kontakte einsparen (Realisierung mit 1 *D-100*-Baustein).

7.3.2.6. Taktgenerator

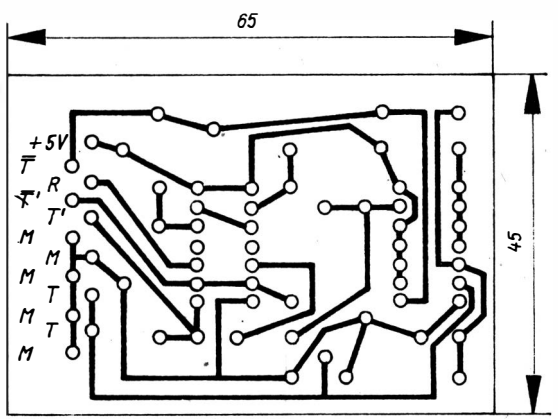
Da die angegebenen Speicher- und Zählbausteine taktgesteuert arbeiten, wurde ein einfacher Taktgenerator realisiert.

Die Schaltung nach Bild 7.41a arbeitet mit 2 Schaltkreisen *D 140, D 240* oder *P 240.*

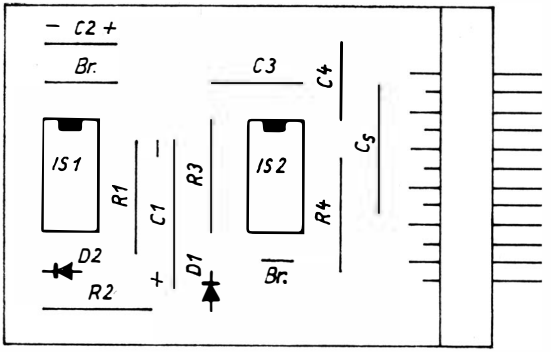
Der erste Schaltkreis dient als astabiler Multivibrator. Jeweils ein NAND-Gatter arbeitet als Negator. Damit ergibt sich die astabile quergekoppelte Standardschaltung. Die Schutzdioden



a)



b)



c)

Bild 7.41 Taktgenerator. a — Prinzip; b — Leiterzeichnung; c — Bestückungsplan

zum Abblocken großer Sperrspannungen an den Gattereingängen beim Umschalten sind nur bei Schaltkreisen der Serie *D 10* erforderlich, *D 20* verfügen über interne Dioden. Wenn an Pin 8 HIGH steht, nimmt Pin 6 LOW an. Über *R*2 wird der Kondensator so umgeladen, daß das Potential an der Katode von D2 abnimmt. Wenn die Umschaltspannung erreicht ist, springt die Spannung an Pin 6 auf HIGH. Dieser Sprung gelangt über *C*1 auf das andere Gatter, welches umschaltet. Die Katode von D1 wird damit zeitweilig negativer als die Anode, der Kondensator wird über D1 entladen. Die Schwingfrequenz dieses Multivibrators ist für $C1 = C2 = 100\ \mu F$ etwa 6 Hz (für *D 240*).

Um symmetrische Ausgangsimpulse zu erhalten, wurde ein Flip-Flop aus 2 Gattern nachgeschaltet. Die Bauelemente *C*3 und *C*4 bewirken eine dynamische Triggerung des Flip-Flop. Über *R*3 und *R*4 werden dazu bestimmte Potentialverhältnisse vorbereitet.

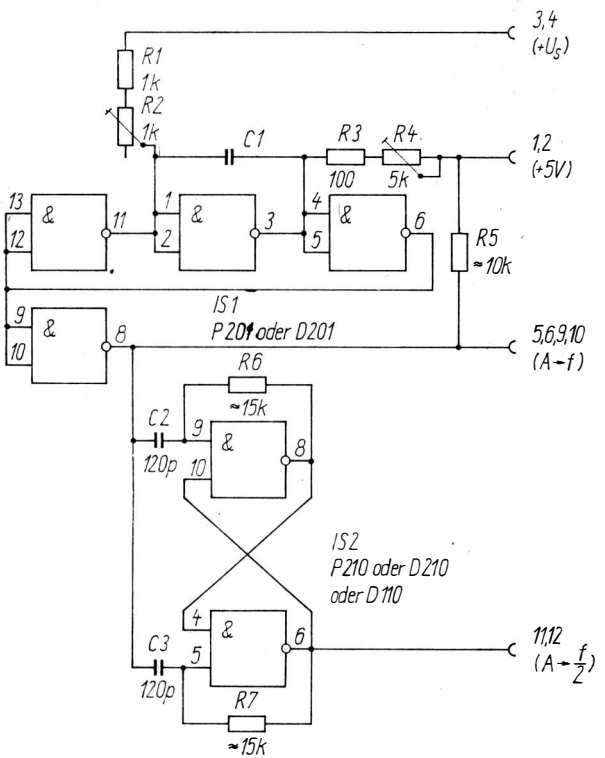
Durch Anlegen von LOW an Kontakt 3 (R) läßt sich das Flip-Flop blockieren. Damit ist ein externes Starten oder Stoppen möglich.

Mit Schaltkreisen *D 140*, die einen höheren Ausgangslastfaktor

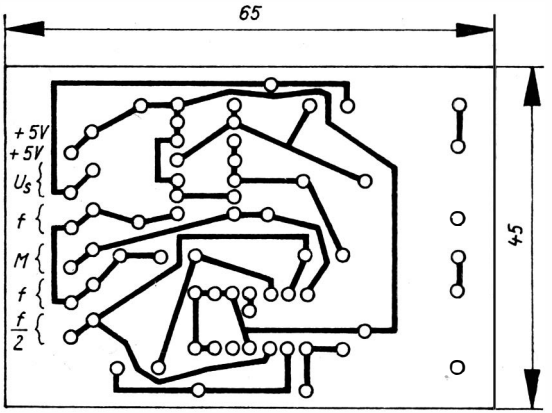
haben, kann man maximal 30 Gattereingänge anderer Schaltkreise anschließen, wobei die im Datenblatt geforderten Potentialverhältnisse noch eingehalten werden.

7.3.2.7. Spannungsgesteuerter Oszillator (VCO)

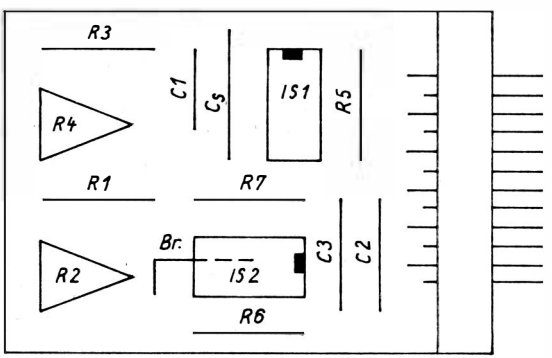
Spannungsgesteuerte Oszillatoren verändern ihre Schwingfrequenz in Abhängigkeit von der anliegenden Steuerspan-



a)



b)



c)

Bild 7.42 Spannungsgesteuerter Oszillator. a — Prinzip; b — Leiterzeichnung; c — Bestückungsplan

nung. Meist wird dabei ein linearer Zusammenhang zwischen Steuerspannung und Frequenz der Ausgangsspannung gefordert.

Schaltet man 3 NAND-Gatter ringförmig zusammen, so erhält man einen Laufzeitgenerator, der mit sehr hohen Frequenzen

schwingt (die Rückkopplung wird von der Impulslaufzeit durch die einzelnen Gatter bestimmt). Übrigens lassen sich auf diesem Wege die dynamischen Eigenschaften von TTL-Gattern abschätzen.
Wird ein Gatter kapazitiv überbrückt, so kann die Frequenz künstlich verringert werden (Bild 7.42a).
Speist man einen Strom in Pin 1, 2, 11 ein, so ist es möglich, die Frequenz zu steuern (Veränderung der Umladeströme des Kondensators).
Die Widerstände $R3$ bis $R5$ sind Arbeitswiderstände für die Gatterendstufen (Emitterstufen ohne Kollektorwiderstand).
Das Flip-Flop wurde zur Impulssymmetrierung nachgeschaltet; allerdings wird die Frequenz damit halbiert.
Der VCO eignet sich zur Synchronisation von Rechteckschwingungen mit einer Steuerimpulsfolge (vergleiche Abschnitt 7.3.2.8.!).

Bei $C1 = 680\,\mathrm{nF}$ wurde eine Frequenz von $\approx 500\,\mathrm{Hz}$ gemessen (U_S offen). Der Oszillator schwingt bis weit in den MHz-Bereich und läßt sich mit Spannungen zwischen 0 V und maximal 7 V ansteuern. Mit $R4$ ist ein Frequenzabgleich möglich. $R2$ bestimmt die Steilheit der Steuerkennlinie (d. h. Frequenzänderung im Verhältnis zur Steuerspannungsänderung). Er hat aber ebenfalls Einfluß auf die Grundfrequenz.

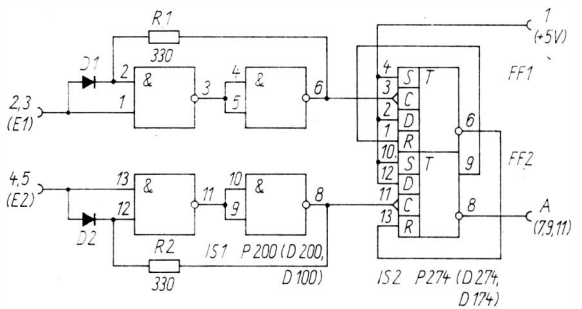
7.3.2.8. Phasenkomparator

Speziell für die Realisierung eines Phasenregelkreises wurde der Phasenkomparator nach Bild 7.43a vorgesehen. 2 Trigger aus jeweils 2 NAND-Gattern formen die Eingangsimpulsfolge beliebiger Form in ein Rechtecksignal um. Da die Trigger eine niederohmige Ansteuerung erfordern, müssen eventuell Impedanzwandler vorgeschaltet werden. Die Rückkopplung erfolgt mit $R1$ bzw. $R2$, die Hysterese wird mit der entsprechenden Diode erzeugt.
Der eigentliche Phasenkomparator ist mit 2 D-Flip-Flop realisiert.

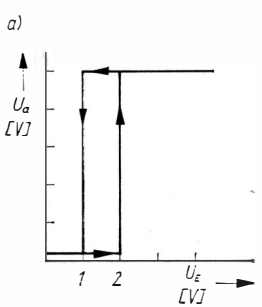
Angenommen, beide Flip-Flop sind zurückgesetzt. Die erste

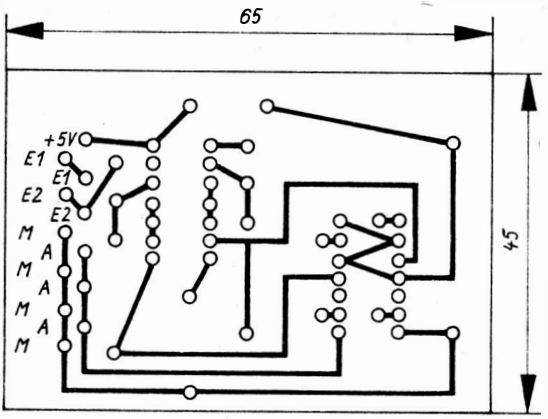
positive Impulsflanke an Pin 11 setzt dann FF2 an Pin 9 auf HIGH. In diesem Zustand verbleibt das Flip-Flop so lange, bis ein Taktimpuls an Pin 3 das andere Flip-Flop triggert. Danach liegt an Pin 6 L-Potential, wodurch FF2 an Pin 9 zurückgesetzt wird. Über das L-Signal an Pin 1 wird auch das andere Flip-Flop wieder zurückgesetzt.

Beim Einsatz von Schaltkreisen der Reihe *D 20* (bzw. *P 20*) arbeitet die Schaltung bis in den MHz-Bereich und läßt sich z. B. zur Realisierung eines PLL-Demodulators einsetzen. Die Triggerschaltungen erfordern dabei große Signalpegel. Außerdem können sie Phasenfehler verursachen. Günstiger, aber teurer ist es, Komparatoren *A 110* oder *A 109* zu verwenden. Dann läßt sich die Schaltung aber nicht mehr bei sehr hohen Frequenzen betreiben.

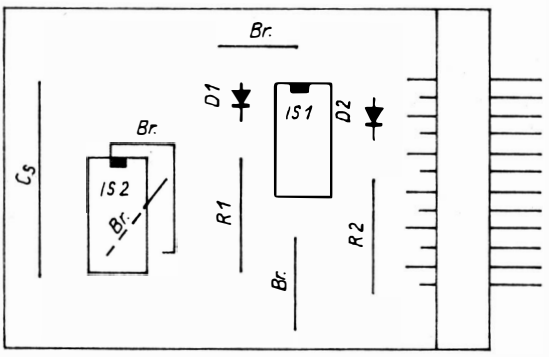


D1,D2: Silizium-Miniatur





c)



d)

Bild 7.43 Phasenkomparator. a — Prinzip; b — Kennlinie der Trigger; c — Leiterzeichnung; d — Bestückungsplan

Beim Phasenregelkreis (PLL) handelt es sich um eine moderne Systemlösung zur Bewältigung wichtiger schaltungstechnischer Aufgaben (Bild 7.44).
Dabei wird ein spannungsgesteuerter Oszillator verwendet,

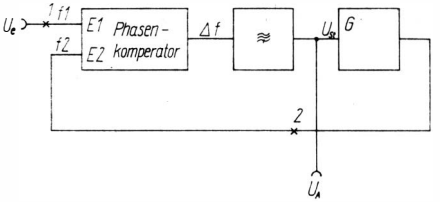


Bild 7.44 Phasenregelkreis

den die Eingangsgröße des PLL (Funktion des Soll-Wertes) synchronisiert. Die Signale beider Quellen werden in einem Phasenkomparator (Bild 7.43) miteinander verglichen. Entsprechend der Phasendifferenz wird eine Steuerspannung gebildet, über ein Tiefpaßfilter geleitet und auf den Steuereingang des VCO geführt. Je nach Phasen- bzw. Frequenzabweichung zieht das Steuersignal den VCO nach.

Phasenregelkreise eignen sich als Demodulatoren von FM-Schwingungen. Dabei schwingt der Generator auf der Bandmittenfrequenz und wird entsprechend den Frequenzänderungen mitgeführt.

Eine weitere Anwendungsmöglichkeit ist mit der Frequenzsynthese gegeben. Dazu trennt man den Regelkreis auf und schaltet einen variablen Frequenzteiler zwischen. Am Eingang liegt eine quarzstabilisierte Schwingung. Der Generator schwingt auf einer Frequenz, die um den Reziprokwert des Teilungsfaktors größer ist als die Eingangsfrequenz.

Als drittes Anwendungsbeispiel sei auf die Rückgewinnung des Stereo-Hilfsträgers in Dekodern hingewiesen. Dabei ist es notwendig, im Dekoder aus dem Stereo-Multiplexsignal phasenstarr die Hilfsträgerfrequenz zu generieren.

Über Theorie und Anwendung des Phasenregelkreises kann man in [9], [10] und [11] nachlesen.

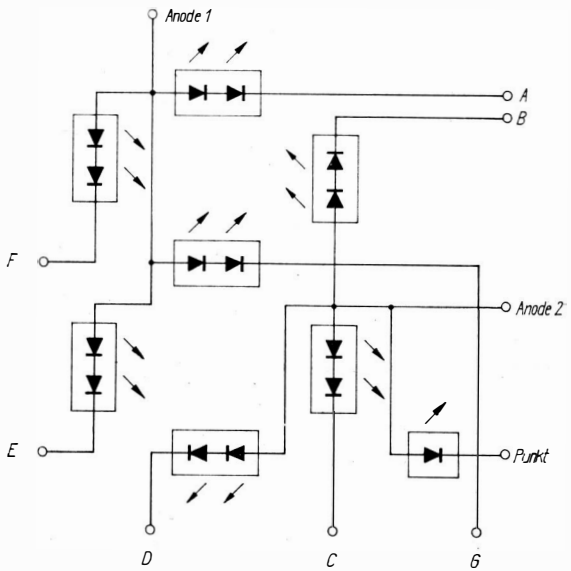
Mit den Baugruppen nach Bild 7.42 und Bild 7.43 wurde ein Versuchsaufbau realisiert. Der frequenzbestimmende Kondensator im VCO war 220 nF. Als Tiefpaß wurde ein *RC*-Glied (1 kΩ, 2 μF) verwendet. Mit dieser Dimensionierung ergaben sich folgende Werte:

Haltebereich: 1,1 bis 2,2 kHz

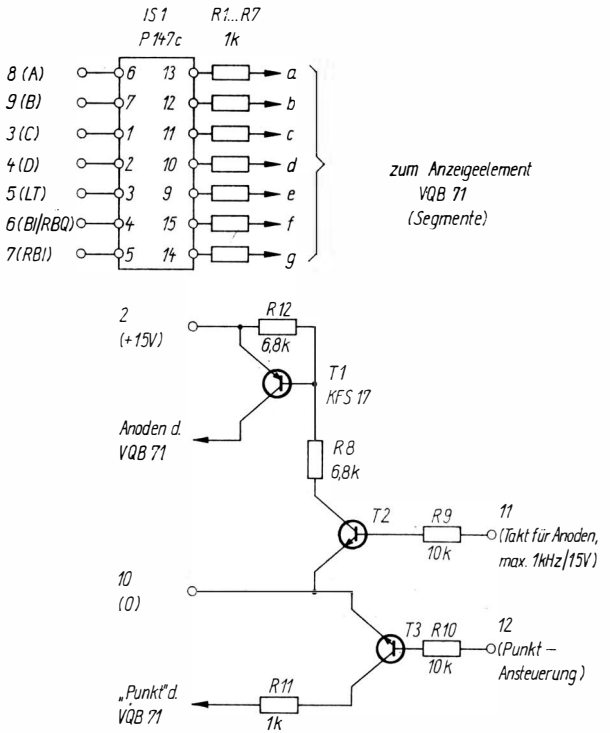
Steuerspannungsvariation: 360 mV bis 3 V,
Frequenzbereich: 1,25 bis 1,8 kHz.
An den Phasenvergleicher wurden an E1 die externe Spannung und an E2 das VCO-Ausgangssignal gelegt.

7.3.2.9. 7-Segment-Ziffernanzeige

In der modernen digitalen Schaltungstechnik verwendet man zur Ziffernanzeige 7-Segment-Anzeigebauelemente (Bild 7.45a, [21], [22]). Dabei wird der physikalische Effekt ausgenutzt, daß pn-Übergänge Licht aussenden können, wenn bestimmte Materialien mit besonderen Technologien verarbeitet worden sind. Solche Leuchtdioden können aus Gallium-Arsenid-Phosphat hergestellt werden, die Flußspannung beträgt



a)

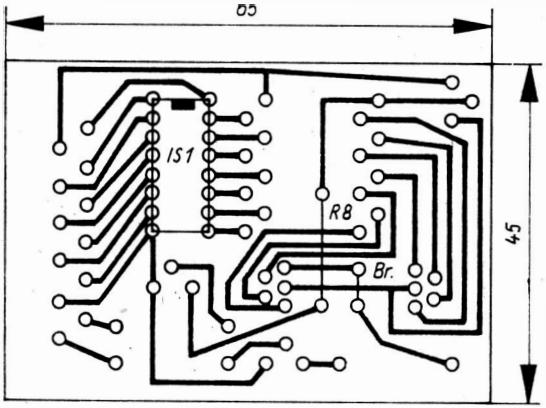


T2, T3: Silizium-Kleinleistungstransistoren

b)

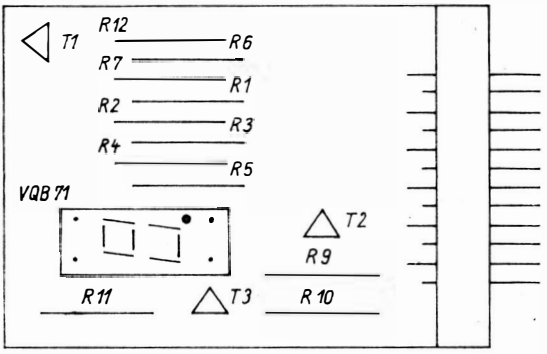
$\approx$ 1,5 V (Siliziumdioden: $\approx$ 0,7 V). Schaltet man mehrere Leuchtdioden zusammen, so lassen sich mit ihnen alphanumerische Zeichen darstellen. Beim Anzeigeelement *VQB 71* bzw. *VQB 73* sind die Anoden aller Dioden zusammengefaßt, die Ansteuerung erfolgt katodenseitig. Bei Anzeigen des Typs *VQB 37* sind die Katoden verbunden, man steuert sie anodenseitig an.

Zur Umkodierung der binär verschlüsselten Dezimalzahlen in



Br. = Brücke

c)



d)

Bild 7.45 7-Segment-Ziffernanzeige. a — Innenschaltung der *VQB 71*; b — Stromlaufplan der Baugruppe; c — Leiterzeichnung; d — Bestückungsplan

die 7-Segment-Konfiguration wird der Schaltkreis *D 146* bzw. *D 147* (entsprechend *P 147*) verwendet. In ihm sind die Binär-

stellen so miteinander verknüpft, daß immer die zur Kodierung der Tetrade (4 Bit) gehörende Dezimalziffer an der Anzeige aufleuchtet. Die Anzeigeelemente *VQB 71* können von diesem Schaltkreis direkt angesteuert werden, wenn Widerstände zur Strombegrenzung vorgesehen sind (R1 bis R7 in Billd 7.45b). Die Schaltung wird mit 2 Betriebsspannungen versorgt (5 V zum Betrieb des Schaltkreises und 15 V für die Anzeige).
Die Baugruppe wurde mit einer zusätzlichen Treiberstufe ausgestattet, über die die gemeinsamen Anoden des Anzeigeelements gesteuert werden. Damit wird ein Zusammenschalten mehrerer Baugruppen für Multiplexbetrieb (Time-Sharing) möglich. Bei mehrstelligen Anzeigen ist es ökonomisch, jeweils gleiche Segmente aller Anzeigebauelemente zusammenzuschalten. Damit werden Verbindungsleitungen zwischen Umkodierer und Anzeigetableu eingespart. Außerdem bringt der Impulsbetrieb der Elemente Vorteile bezüglich der Helligkeit. Bild 7.46 zeigt, wie mehrere Baugruppen zusammengeschaltet werden können. Man benötigt dabei noch einen Zähler und einen Binär-Dezimal-Dekoder (realisierbar mit einem Schaltkreis *MH 74 141*), der auf einfache Weise auch mit *D-10*-Gattern aufgebaut werden kann ([16], [22]). Ein Multiplexbetrieb ist bei bestimmten Anzeigeelementen unbedingt erforderlich (z. B. *VQC 32*), weil dort die Segmente intern bereits parallelgeschaltet wurden.

An der Kontaktleiste sind auch Steuereingänge des Umkodier-Schaltkreises herausgeführt. An Kontakt 5 wird bei Anlegen von LOW ein Lampentest möglich (Aufleuchten aller Segmente). An Kontakt 6 kann bei Anlegen von LOW eine Dunkeltastung des gesamten Bauelements erreicht werden. Der Eingang Kontakt 7 wird bei mehrstelligen Anzeigen dazu benutzt, führende Nullen auszublenden: Wenn alle Binäreingänge und RBI auf LOW liegen, wird das Anzeigeelement nicht angesteuert. Gleichzeitig tritt an Kontakt 6 LOW-Signal auf, was den Eingang der folgenden Stufe in gleicher Weise aktivieren kann.

Die Schaltstufe mit T3 dient der Ansteuerung des Punktes auf der Anzeige.
Um eine günstige Leitungsführung zu erreichen, wurden R8

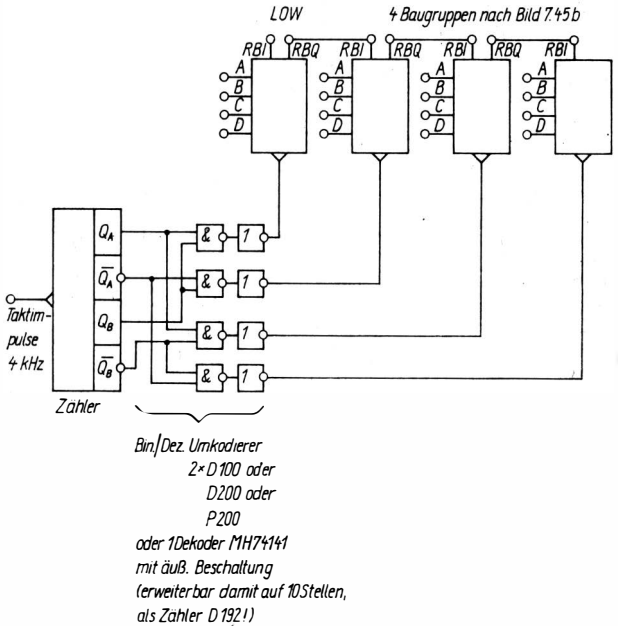


Bild 7.46 Multiplexbetrieb von mehrstelligen Ziffernanzeigen

und IS1 auf der Leiterseite aufgelötet (nicht auf der Bestükkungsseite wie bei den anderen Baugruppen).

Soll diese Baugruppe in kleinen Geräten verwendet werden (z. B. Frequenzmesser), so ist es zweckmäßig, eine 2. Zeibinaleiste mit 12 Kontakten auf die erste in Bild 7.45 angegebene aufzuschrauben und mit einem Leitungsbündel die Anschlüsse des Anzeigeelements von der Platine nach außen zu führen. Dabei müssen aber die beiden Anodenanschlüsse der *VQB 71* überbrückt werden.

8. Anhang

8.1. Hinweise zum praktischen Experimentieren

In den vorangegangenen Abschnitten wurde auf Experimentiermöglichkeiten hingewiesen. Dabei werden die Baugruppen mit anderen Baugruppen und Geräten zusammengeschaltet. Für solche Anwendungsfälle ist es sinnvoll, Experimentierplatten anzufertigen (Bild 8.1 und Bild 8.2).
Bei den gezeigten Mustern wurden Zeibinaleisten auf die Trägerplatte aufgesetzt und die Kontakte über Miniaturbuchsen nach außen geführt. Die Buchsen gewinnt man aus 20poligen Keramiksteckverbindern. Die Leisten werden zerlegt

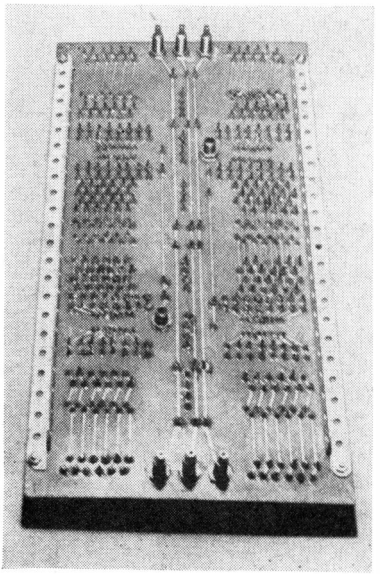
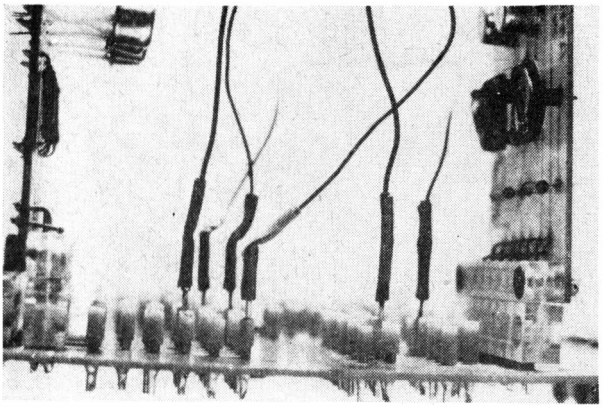


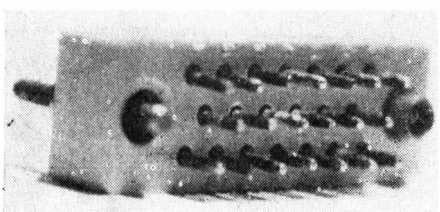
Bild 8.1
Experimentierplatte.
a — Leiterseite,
b — Buchsenseite;
c — Kontaktleiste
(Gornsdorfer Miniatursteckverbinder)



und die einzelnen Buchsenstifte in die Trägerplatte eingelötet. Isolierschlauch verhindert, daß sich die Federn auseinanderspreizen.

Die Verbindungskabel fertigt man aus dünner PVC-isolierter Litze, die an den Enden mit den passenden Steckerstiften kontaktiert werden. Sind auf einer solchen Grundplatte auch gleich noch Schaltkreisfassungen vorgesehen, so gewinnt man eine Universal-Experimentierplatte, auf der man komplexe Schaltungen, kombiniert mit integrierten Schaltkreisen, realisieren kann.

Selbstverständlich sind auch andere Lösungen, z. B. mit Telefonbuchsen oder Apparateklemmen, denkbar. Es ist der Phantasie, den Wünschen und den Möglichkeiten des Amateurs überlassen, günstige Lösungen zu finden.



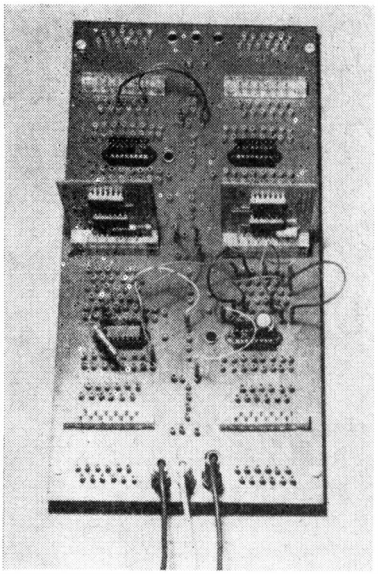


Bild 8.2.
Experimentierplatte, bestückt mit Baugruppen

8.2. Praktisch-technologische Hinweise

Der Autor empfiehlt für die vorgestellten Baugruppen folgende von ihm verwendete Leiterplattentechnologie:

— Beschaffung aller Bauelemente. Ausmessen und prüfen (insbesondere Halbleiter). Leiterzeichnung anfertigen bzw. die Vorlage aktualisieren. (Durch den Zeitraum zwischen Manuskripterstellung und Auslieferung der Broschüren haben sich einige Veränderungen, besonders bezüglich der Bauelementeabmessungen, ergeben.)

— Leiterzeichnung auf Millimeterpapier bzw. Pause anfertigen.

— Zuschneiden der Leiterplatte (Kreissäge bzw. Laubsäge verwenden), Feilen, Entgraten.

— Auflegen der Leiterzeichnung auf die Kupferseite und Durchkörnen aller Bohrungen im 1,25-mm-Raster. Dabei

Aluminiumplatte unterlegen, weil sonst das Trägermaterial ausplatzt.

— Gründliches Reinigen der Leiterseite (Ata-Fein oder andere, auch chemische Putzmittel). Oxidschichten und Fettrückstände beeinträchtigen die folgenden Bearbeitungsschritte.

— Herstellung von etwa $^1/_2$ bis 1 cm^3 zeichengerechtem Nitrolack. Dazu handelsüblichen Nitrolack mit Verdünnung etwa 1:1 mischen. Achtung! Nitro ist feuergefährlich.

— Auftragen der Leiterzüge. Lötaugen zuerst zeichnen. Dazu Nullenzirkel mit Tuscheeinsatz oder Röhrchenfeder verwenden. Durchmesser der Lötaugen 2 mm (IS-Fassungen) bis 4 mm (Einstellregler).

Verbindungen mit Zieh- oder Röhrchenfeder zeichnen. Leiterbreite ist von der Zähigkeit des Lackes, der Zeichengeschwindigkeit und der Federbreite abhängig. Wenn der Lack nicht gleich fließt, Federspitze mit etwas Lack vorbereiten. Gleiches Prinzip wie bei Tuschezeichnung beachten!

— Kontrolle des fertigen Leitungsmusters. Falsche Verbindungen mit einem spitzen Messer oder einer Rasierklinge abkratzen, bis das blanke Kupfer zu sehen ist.

— Ätzen in Eisen(III)-chlorid-Lösung. Dazu technisches $FeCl_3$ vorsichtig in einem nichtmetallischen Gefäß lösen. Achtung! Exothermer Vorgang! Glasgefäße können bei zu schnellem Auflösen platzen!

$FeCl_3$ hinterläßt gelbbraune Flecken, die sich nur schwer entfernen lassen.

Leiterplatte in einer lockeren PVC-Schlauch-Schlinge mit der Leiterseite nach unten einführen. Bei frischer, zimmerwarmer Lösung beträgt die Ätzdauer etwa 10 bis 30 min. Bewegung und Temperaturerhöhung beschleunigen den Prozeß.

Mit 500 g Eisen(III)-chlorid kann man etwa 0,14 m^2 Trägermaterial ätzen.

— Gründliches Abspülen. Lack entfernen. Sofort bohren oder erst lackieren. Als Bohrer eignen sich Drillbohrer 1 mm (Einstellregler: 1,3 mm); auch ausgediente Zahnbohrer kann man verwenden. Eine „Mini Bohrmaschine" erhält man durch Auflöten des Bohrers auf die Achse eines 12-V-Gleichstrom-

motors. Auch die Bohrmaschine von PIKO ist sehr gut geeignet!

— Lackieren mit einem lötfähigen Schutzlack, z. B. Kolophonium in Spiritus gelöst.

— Bestücken der Leiterplatte. Dazu 20-W-Lötkolben verwenden. (Lötkolben 220 V/20 W nur mit maximal 200 V betreiben, Vorwiderstand oder Regeltransformator verwenden!) Gut geeignet ist eine kegelförmige oder eine Leiterplattenspitze (Bild 8.3). Wenig Flußmittel verwenden. Anschlußdrähte so weit verkürzen, daß sie auf der Leiterseite etwa 2 mm über der Platine stehen.

— Funktionskontrolle. Anschließend Abkratzen der Flußmittelreste und Aufbringen einer Schutzlackierung.

Alle Baugruppen hat der Autor nach dieser Technologie hergestellt. Im Laufe der Zeit werden sich aber sicher Vereinfachungen ergeben. So war 1977 ein Ätzsatz im Angebot. Außerdem kamen Faserstifte zum Zeichnen von Leiterplatten auf den Markt. Der interessierte Amateur sollte sich dabei etwas Zeit nehmen und zwischen verschiedenen Technologien eine für ihn günstige auswählen. Viele Anregungen sind in der Zeitschrift FUNKAMATEUR enthalten.

Für Arbeitsgemeinschaften, die größere Stückzahlen herstellen, bietet sich das fotochemische Verfahren an.

Nun noch einige Hinweise zur Montage der Bauelemente. Anschlüsse nicht unmittelbar am Gehäuse abbiegen. Blanke Drähte mit Isolierschlauch überziehen. Bauelemente nicht unter mechanischen Spannungen einlöten.

Alle MOS-Feldeffekttransistoren bis zum Schluß mit dünner

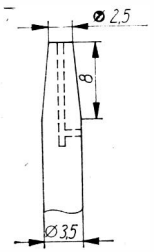


Bild 8.3 Leiterplattenspitze für Lötkolben. Gestrichelt gezeichnet: Bohrungen 1,5 mm

Metallfolie umgeben, damit die Anschlüsse kurzgeschlossen sind und Überspannungen (statische Aufladungen) wirkungslos bleiben. Beim Einlöten Netzstecker ziehen und Lötkolben, Körper und Bauelementanschlüsse auf gleiches Potential bringen (Löten auf einer Aluminiumplatte mit Erdung). Bei allen Siliziumtransistoren im Metallgehäuse besteht Kurzschlußgefahr, da das Gehäuse mit dem Kollektor verbunden ist.

Bei allen Einstellarbeiten (Abgleich der Einstellregler) zunächst beim unkritischen Wert beginnen (bei Kollektorwiderständen also bei hochohmigen Werten).

Sollte es zur Zerstörung eines Bauelements auf einer Baugruppe gekommen sein, so muß es vorsichtig und schnell herausgelötet werden, weil sich sonst die Kupferfolie vom Trägermaterial abhebt.

Tabelle 8.1 Kurzinformationen über Transistoren

	Typ	Technologische Anwendung	U_{CBOmax}/V	U_{EBOmax}/V	I_C/mA	P_{tot}/mW	R_{thja} K m W^{-1}
alle npn	SC 206	Pl-P; NF	20	5	100	200	≦ 0,5
	SC 207	Pl-P; NF					
	SC 235-239	Ep-P; NF			100	200	
	SF 121	Pl-M; HF	20		100	600	
	SF 122	Pl-M; HF	33	5	100	600	≦ 0,25
	SF 123	Pl-M; HF	66		100	600	
	SF 126	Ep-M; HF	33				
	SF 127	Ep-M; HF	66	7	500	600	≦ 0,25
	SF 128	Ep-M; HF	100				
	SF 129	Ep-M; HF	120				
	SF 131	Pl-M; HF	20		50	300	≦ 0,5
	SF 132	Pl-M; HF	40	5			
	SF 136	Ep-M; HF	20		200	300	≦ 0,5
	SF 137	Ep-M; HF	40				
	SF 150	Pl-M; NF	160	5	50	600	≦ 0,25
	SF 215	Pl-P; HF	20	5	100	200	≦ 0,5
	SF 216	Pl-P; HF	40				

alle pnp	SF 225	E-P; HF	Schalter	40	4	25	200	≦ 0,5
	SF 235	E-P; HF		40	4	25	200	≦ 0,5
	SF 240	Pl-P; HF		40	4	25	160	≦ 0,6
	SS 106	E-M (HF)		25		200	260	
	SS 108	E-M (HF)		40				
	SS 109	E-M (HF)		20				
	SS 200	Pl-P (NF)		70				
	SS 201	Pl-P (NF)		100		30	150	≦ 0,5
	SS 202	Pl-P (NF)		120	5			
	SS 216	E-P (HF)		20				
	SS 218	E-P (HF)		20		100	200	
	SS 219	E-P (HF)		20				
	SSY 20	E-M (HF)		60		600	800	≦ 0,22
npn	KT 326 (SU)	E-M		— 20	— 4	— 50	250	0,6
	KF 517 (ČSSR)	E-M pnp		— 40	— 5	— 600	800	0,22
	KFY 16/18 (ČSSR)	E-M		— 75	— 5	— 600	800	0,22

Pl: Planar-Technologie
E: Epitaxie-Planar-Technol.
M: Metallgehäuse

P: Plastgehäuse
NF: Anwendung im NF-Bereich
HF: Anwendung im HF-, z. T. auch NF-Bereich

Literatur

[1] *Rumpf, K.-H., Pulvers, M.:* Transistor-Elektronik. VEB Verlag Technik, Berlin 1970

[2] *Fischer, W.-J.:* Der Entwurf digitaler Systeme. Elektronisches Jahrbuch 1974. Militärverlag der DDR, Berlin 1973, S. 95—109

[3] Taschenbuch Elektrotechnik — Band 3. Herausgeber: *E. Philippow.* VEB Verlag Technik, Berlin 1967, Kapitel 1.4., S. 135—205

[4] *Thiele, G.:* Der Karnaughplan — eine Methode zur graphischen Schaltungsoptimierung, FUNKAMATEUR (26) 1977, H. 5, S. XVII—XX

[5] TESLA-Halbleiterkatalog „Polovodičové Součástki 1976"

[6] Katalog sowjetischer Halbleiterbauelemente. radio-fernsehen-elektronik (26) 1977, H. 19/20, S. 622—668

[7] *Höhne, M.:* Der Mikroprozessor *U 808 D.* radio-fernsehen-elektronik (26) 1977, H. 5, S. 145—150; H. 6, S. 187—188, 197—198

[8] *Pawlizki, P.:* Realisierung von Flip-Flop-Typen mit dem Schaltkreis *D 172 C.* FUNKAMATEUR (26) 1977, H. 2, S. V—VIII, H. 3, S. XI—XII

[9] *Knietzsch, M.:* Eine Einführung in die Phase-Locked-Loop-Technik (PLL), FUNKAMATEUR (23) 1974, H. 10, S. 503—504, H. 11, S. 557—559, H. 12, S. 607—608

[10] *Kühne, H.:* Die Rückgewinnung des Stereo-Hilfsträgers 38 kHz bei Stereodekodern mittels eines phasengeregelten Oszillators. Elektronisches Jahrbuch 1977, Militärverlag der DDR, Berlin 1976, S. 209 bis 219

[11] *Pawlizki, P.:* Frequenzleiter mit den TTL-Bausteinen *D 191 C* und *D 195 C.* radio-fernsehen-elektronik (23) 1974, H. 2, S. 46—48

[12] *Armgarth, D.:* Wirkungsweise und Kennwerte einiger MSI-Schaltkreise. radio-fernsehen-elektronik (23) 1974, H. 4, S. 135—138

[13] *Ulrich, L.:* Rationeller Aufbau digitaler Schaltungen mit Hilfe von Multiplexern. radio-fernsehen-elektronik (23) 1974, H. 17, S. 565–567

[14] *Haberlandt, K.-H.:* Eigenschaften und Anwendungen der Schaltkreisserie *D 10.* radio-fernsehen-elektronik (21) 1972, H. 23, S. 749–755, und H. 23, S. 792, 806–811, sowie Diskussion dazu in radio-fernsehen-elektronik (22) 1973, H. 17, S. 578–579

[15] *Kühn, E., Schmied, H.:* Integrierte Schaltkreise. VEB Verlag Technik, Berlin 1972

[16] *Kahn, Th.:* Ingenieurarbeit über die Realisierung eines Bedienfeldes für Mikrorechner. TH Leipzig – ZKI Dresden 1978

[17] *Ulrich, L., Nikolaus, M.:* Anwendungen der integrierten Zähler *D 192 C* und *D 193 C.* radio-fernsehen-elektronik (23) 1974, H. 18, S. 599–601

[18] *Bernstein, K., Ottich, V.:* Die Übergangstabelle – eine Beschreibung bistabiler Kippstufen. radio-fernsehen-elektronik (22) 1973, H. 24, S. 807–808

[19] *Ebert, I., Jürres, E.:* Digitale Meßtechnik. VEB Verlag Technik, Berlin 1971

[20] Siemens Datenbuch 1974/75, Band 1: Digitale Schaltungen, MOS, München

[21] *Müller, W.:* Anwendung von LED-Ziffernanzeigebauelementen. radio-fernsehen-elektronik (27) 1978, H. 1, S. 9 bis 12

[22] *Standfuß, B.:* Ansteuerung von LED-Ziffernanzeigebauelementen. radio-fernsehen-elektronik (27) 1978, H. 1, S. 12–17

[23] *Kühne, Harro:* Ansteuerschaltungen für Leuchtdiodenzeilen. radio-fernsehen-elektronik (24) 1975, H. 18 S. 602–607

[24] *Jakubaschk, Hagen:* Das große Schaltkreisbastelbuch, Militärverlag der DDR, Berlin 1978

LEER

Cheflektorat Militärliteratur
Lizenz-Nr. 5 · LSV: 3539
Lektor: Rainer Erlekampf
Zeichnungen: Karin Lehnigk
Typografie: Helmut Herrmann · Hersteller: Michael Haase
Vorauskorrektor: Ilse Fähndrich · Korrektor: Dietlinde Woitschig
Printed in the German Democratic Republic
Gesamtherstellung: Druckerei Märkische Volksstimme Potsdam
Redaktionsschluß: 12. Mai 1978
Bestellnummer: 746 013 5
DDR 1,90 M